ซอฟต์แวร์เรดิโอสำหรับสถานีฐาน
(Software Radio for Base Station)

รศ. ดร. มงคล รักษาพัชรวงศ์

การประชุมประจำปี สวทช. 2548

28-30 มีนาคม 2548

อุทยานวิทยาศาสตร์ประเทศไทย

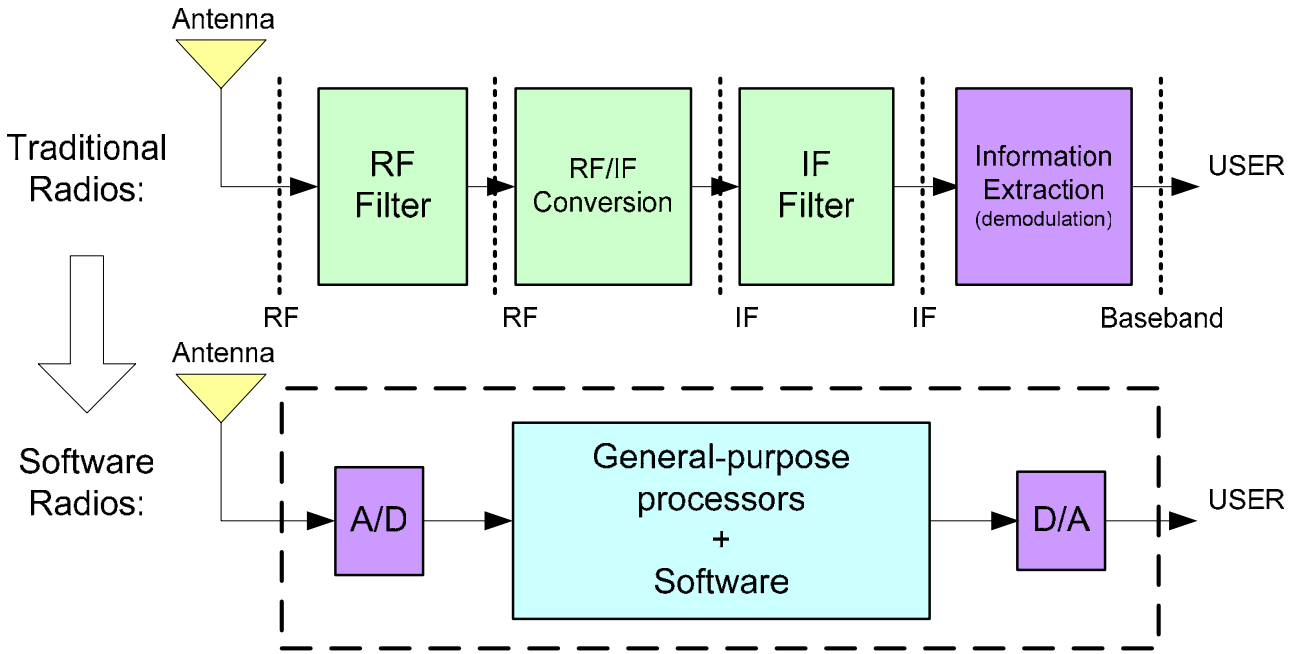
หัวข้อนำเสนอ

- แนวคิดและโครงสร้างซอฟต์แวร์เรดิโอ
- แนวทางการพัฒนาในปัจจุบัน
- ซอฟต์แวร์เรดิโอสำหรับสถานีฐาน
  - สถาปัตยกรรมฮาร์ดแวร์
  - สถาปัตยกรรมซอฟต์แวร์
- ตัวอย่างบอร์ดพัฒนา
- ผลงานของกลุ่มวิจัยสื่อสารเพื่อการพัฒนาเชิงพาณิชย์
- สรุป

แนวคิดซอฟต์แวร์เรดิโอ

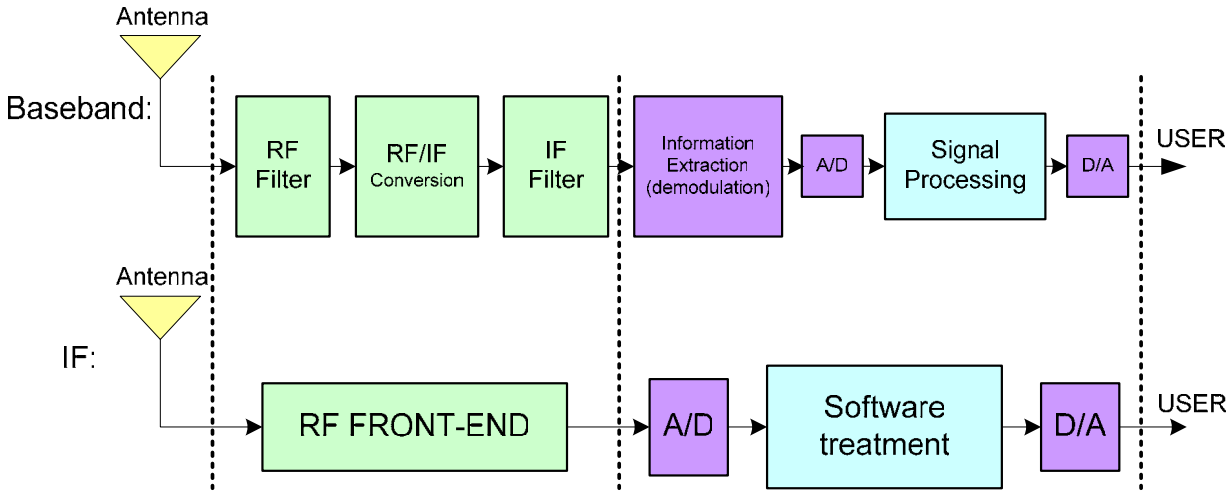
- เครื่องรับส่งวิทยุซึ่งมีสัดส่วนของซอฟต์แวร์มากกว่าฮาร์ดแวร์
- ลักษณะเด่น
  - รองรับมาตรฐานการใช้งานในหลายระบบที่แตกต่างกัน (Software upgradability)
  - ฮาร์ดแวร์ถูกโปรแกรมปรับเปลี่ยนช่วงการใช้งานได้ (Hardware reconfigurability)
- ลดต้นทุนทั้งด้านฮาร์ดแวร์และซอฟต์แวร์
  - สามารถปรับเปลี่ยนแก้ไขเพื่อรองรับมาตรฐานใหม่โดยฮาร์ดแวร์ชุดเดิม
  - ซอฟต์แวร์บางส่วนที่พัฒนาแล้วสามารถนำกลับมาใช้ซ้ำได้

โครงสร้างซอฟต์แวร์เรดิโอ



- ข้อจำกัดหลักสองประการ
  - สายอากาศแบนด์กว้างออกแบบยาก
  - ต้องการ A/D และ D/A ที่ทำงานด้วยความเร็วสูงมาก

แนวทางการพัฒนาในปัจจุบัน



- ทำ A/D ในระดับเบสแบนด์หรือ IF แทน RF
- มีส่วนของซอฟต์แวร์ที่ปรับเปลี่ยนและเพิ่มประสิทธิภาพได้
- ยังคงต้องปรับเปลี่ยนหรือเพิ่มฮาร์ดแวร์บางส่วนเมื่อมีการเปลี่ยนฟังก์ชันการใช้งาน

ซอฟต์แวร์เรดิโอสำหรับสถานีฐาน

- ง่ายในการออกแบบเครือข่ายเมื่อสถานีฐานมีโครงสร้างเดียวกัน
- เพิ่มสมรรถนะและประสิทธิภาพได้โดยลงทุนต่ำ
- ลดค่าใช้จ่ายเมื่อพัฒนาระบบใหม่เพิ่มเติม

No standards	Traditional technology	Software radio base stations & independent core network	Software radio base stations & shared core network
1	100%	114.1%	114.1%
2	100%	66.7%	59.0%
3	100%	51.1%	40.9%
4	100%	43.5%	32.0%

สถาปัตยกรรมฮาร์ดแวร์

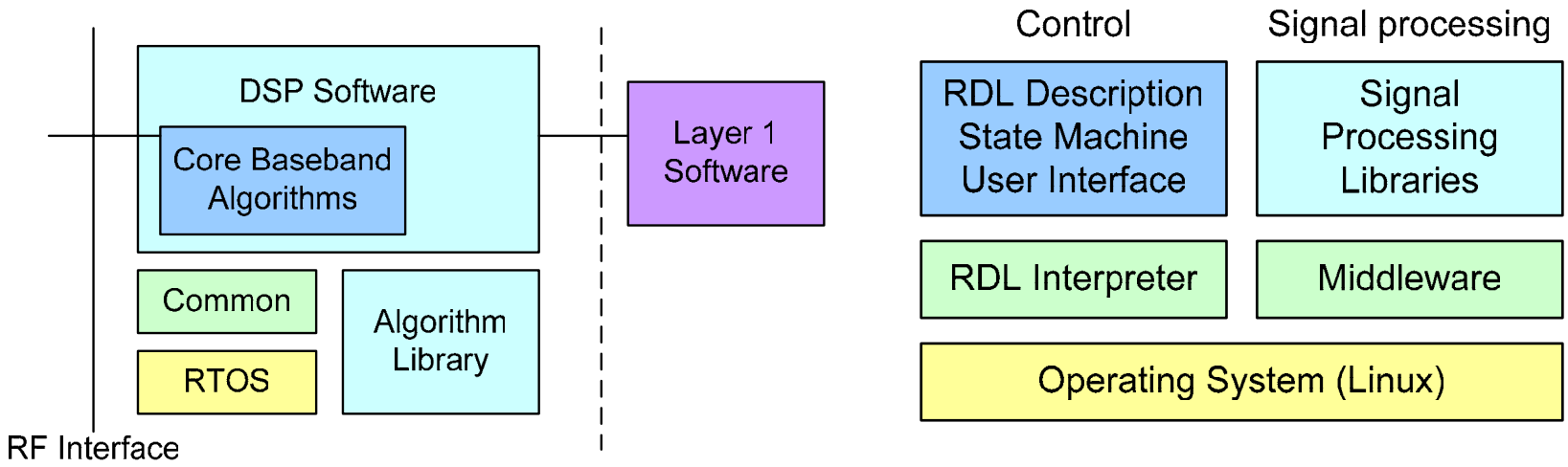
- ประกอบด้วย
  - ส่วนประมวลผลสัญญาณอนาลอก
  - A/D และ D/A
  - ส่วนประมวลผลสัญญาณดิจิตอล
  - ส่วนเชื่อมต่อสัญญาณเบสแบนด์กับเครือข่าย

สถาปัตยกรรมฮาร์ดแวร์ส่วนประมวลผลสัญญาณดิจิตอล

- ต้องการความสามารถในการประมวลผลสูงและความยืดหยุ่นสูง
- แนวทางการพัฒนา: ASIC/FPGA/DSP/GPP
- เปรียบเทียบคุณสมบัติของแนวทางการพัฒนาต่าง ๆ

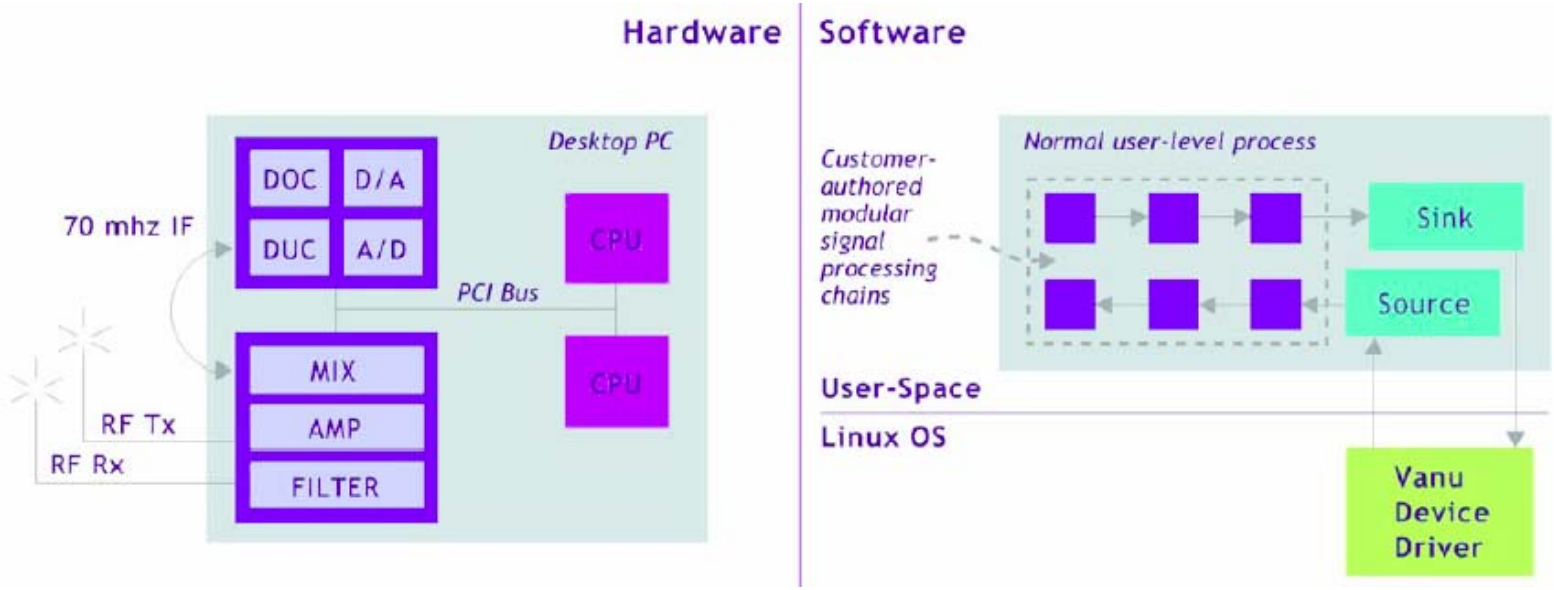
Evaluation category	ASIC	FPGA	DSP
Programmability	1	4	5
Integration	2	5	5
Development cycle	5	1	3
Performance	5	4	3
Power efficiency	5	2	3

สถาปัตยกรรมซอฟต์แวร์



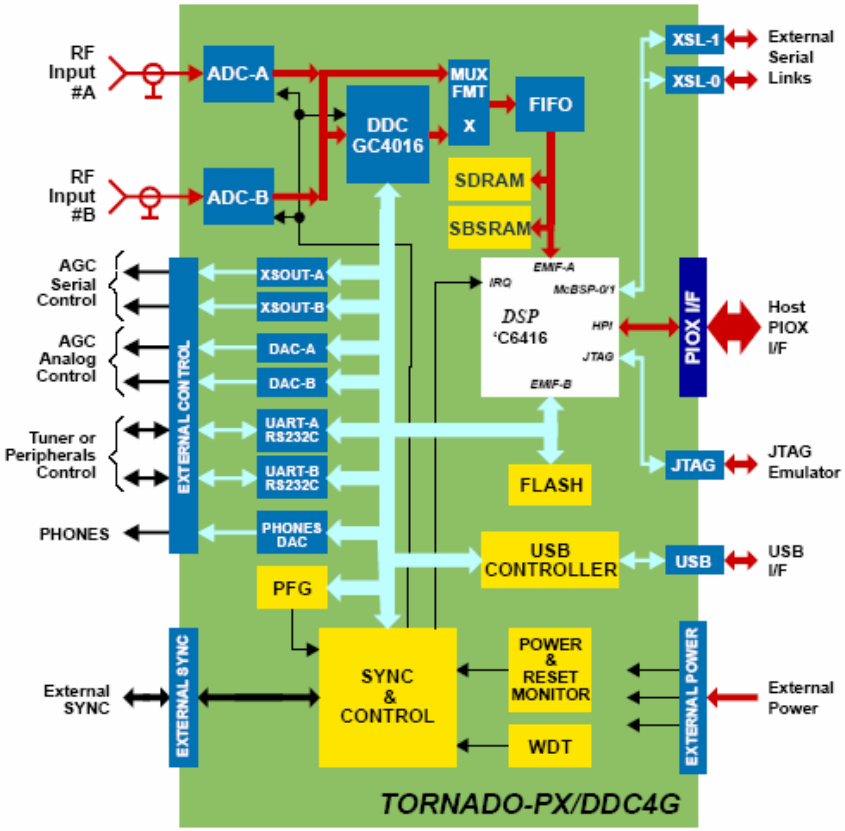
- ไม่มีรูปแบบแน่นอน ขึ้นกับฮาร์ดแวร์ที่ใช้
- โดยทั่วไปมักจะแยกส่วนประมวลผลออกจากส่วนควบคุม
- ตัวอย่างโครงสร้างซอฟต์แวร์ของ PA Consulting (ซ้าย) และ Vanu Inc. (ขวา)

ตัวอย่างชุดทดสอบของ Vanu Inc.



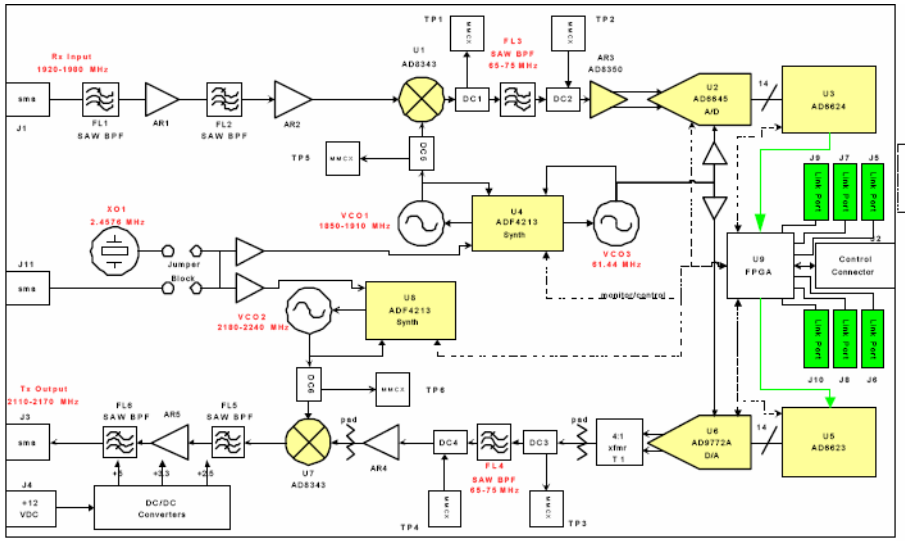
- ประกอบด้วย Dual Pentium 4 Processors, Red River A/D, D/A, Full duplex 900 MHz RF front end
- ควบคุมด้วยโปรแกรมภาษา C ในระบบ Linux

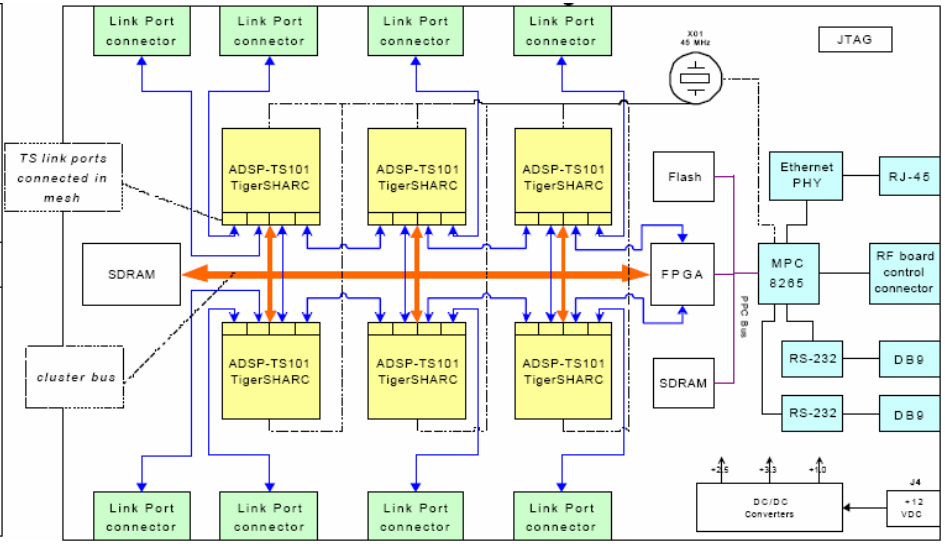
ตัวอย่างบอร์ดพัฒนาของ Micro Lab System



- ประกอบด้วย A/D,D/A, DDC, และชิป 1GHz DSP C6416 ของ TI
- ควบคุมด้วยซอฟต์แวร์ภาษา C

ตัวอย่างบอร์ดพัฒนาของ DellCom System Inc.



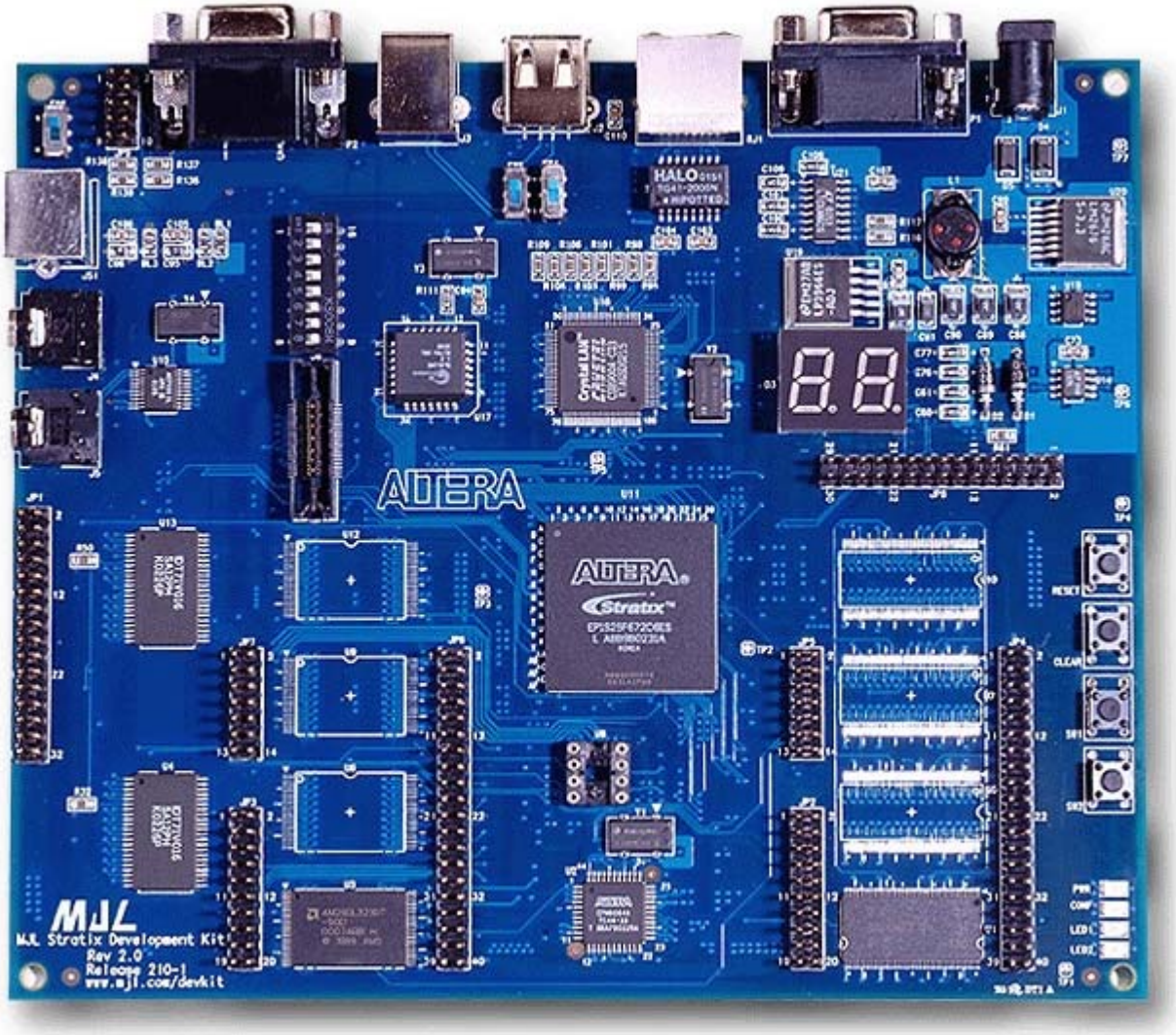


- ประกอบด้วยอุปกรณ์ของ
  - บอร์ด RF (ซ้าย) ซึ่งมีชุดรับส่งสัญญาณหลายความถี่ ทำงานบนช่วงความถี่ IMT-2000
  - บอร์ด DSP (ขวา) ใช้ชิป TigerSHARC ของ Analog Device 6 ตัว แต่ละตัวทำงานที่ความเร็ว 240 MHz

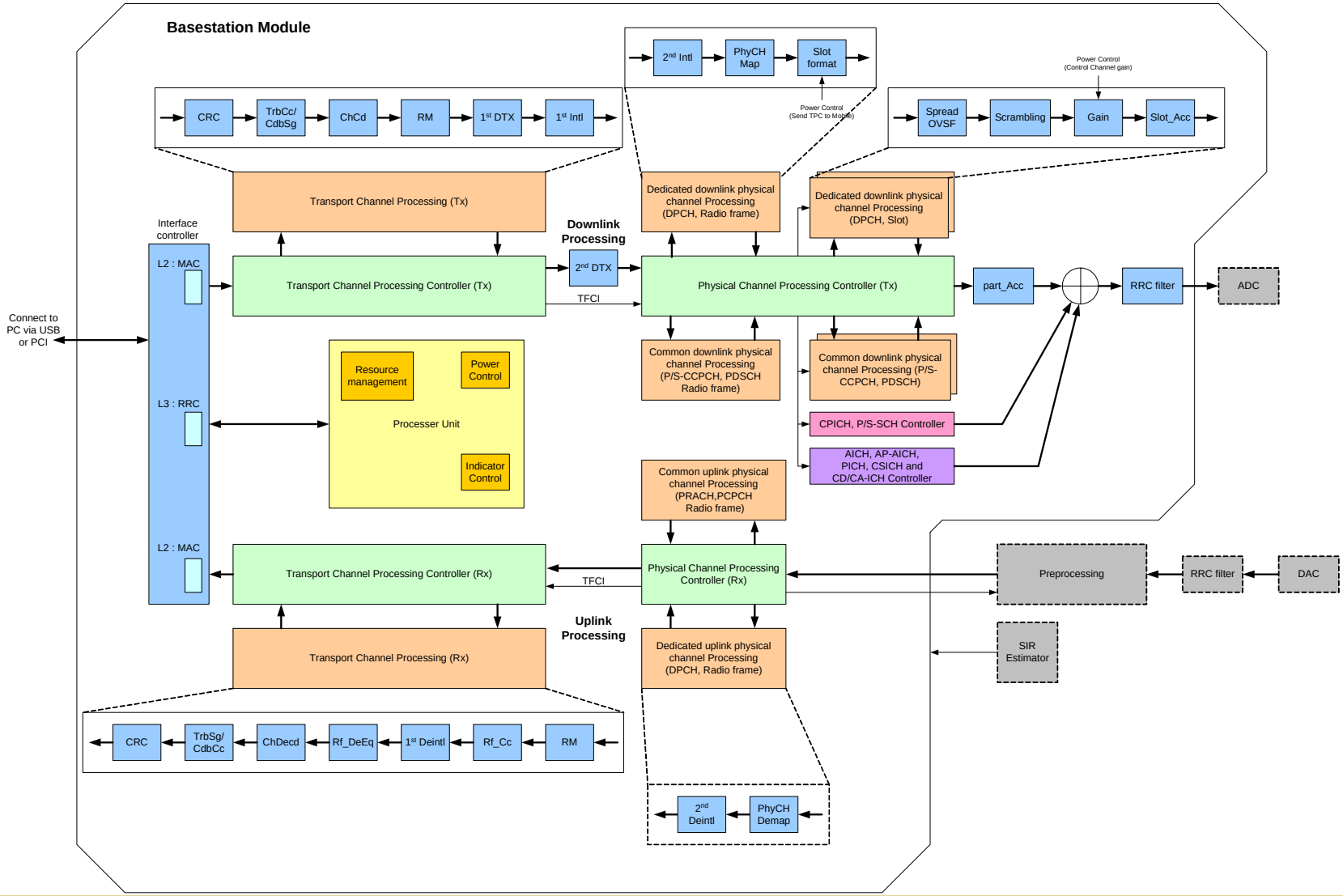
ส่วนประมวลผลสัญญาณเบสแบนด์ของกลุ่ม SCORPion

- โครงสร้างฮาร์ดแวร์ประกอบด้วยชิป FPGA Stratix EP1S25EF672C6 Altera ซึ่งเป็นฮาร์ดแวร์ที่ปรับโครงสร้างได้
- โครงสร้างซอฟต์แวร์แยกส่วนประมวลผลสัญญาณดิจิตอลออกจากส่วนควบคุม
- มีเป้าหมายในการประมวลผลสัญญาณเบสแบนด์ตามมาตรฐาน
  - WCDMA
  - Cdma2000-1x (อยู่ระหว่างการพัฒนา)

ต้นแบบฮาร์ดแวร์ส่วนประมวลผลเบสแบนด์สำหรับสถานีฐาน



โครงสร้างซอฟต์แวร์ของต้นแบบกลุ่ม SCORPion



สรุป

- สถานีเคลื่อนที่ต้องเปลี่ยนโปรโตคอลบ่อย มีขนาดเล็ก ยากแก่การพัฒนา
- สถานีฐานแม้ส่วนประมวลผลซับซ้อนกว่า แต่การใช้ซอฟต์แวร์เรดิโอสำหรับสถานีฐาน ช่วยลดค่าใช้จ่ายและระยะเวลาในการพัฒนาระบบ
- ปัจจุบันมุ่งเน้นที่ระดับเบสแบนด์และมีความเป็นไปได้ในการนำไปใช้กับระบบในอนาคต