

วงจรรีบเฟสของสัญญาณทางดิจิทัลแบบ CORDIC

ภาคภูมิ บุญญานันต์

ฝ่ายวิจัยและพัฒนาสาขาโทรคมนาคม

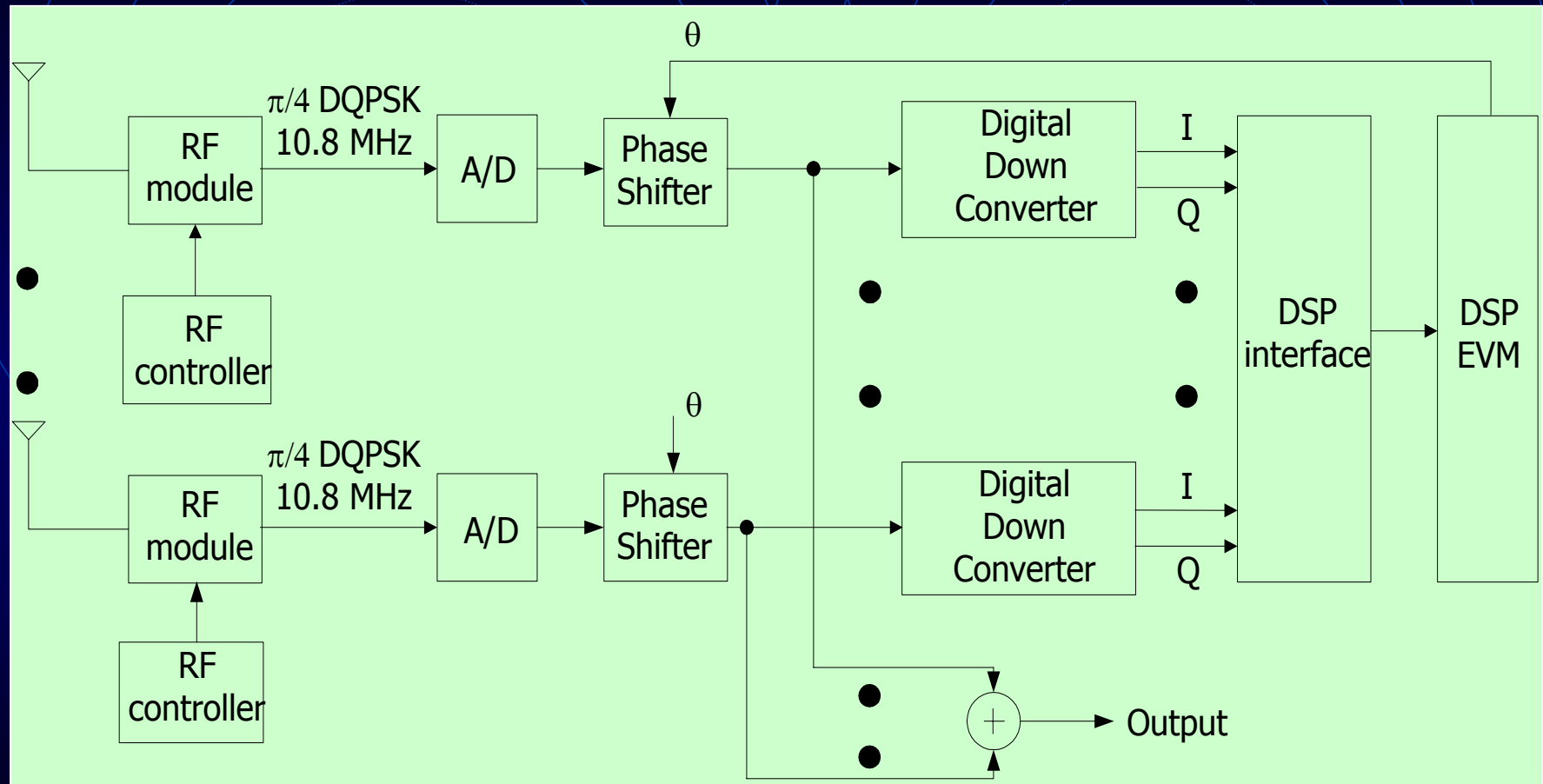
ศูนย์เทคโนโลยีอิเล็กทรอนิกส์และคอมพิวเตอร์แห่งชาติ

วงจรปรับเฟสของสัญญาณทางดิจิทัลแบบ

CORDIC

- การปรับเฟสในสายอากาศผลลาด
- CORDIC Algorithm
- การปรับเฟสโดยใช้ CORDIC
- ผลของ Timing Jitter ต่อการปรับเฟสแบบ CORDIC
- สรุป

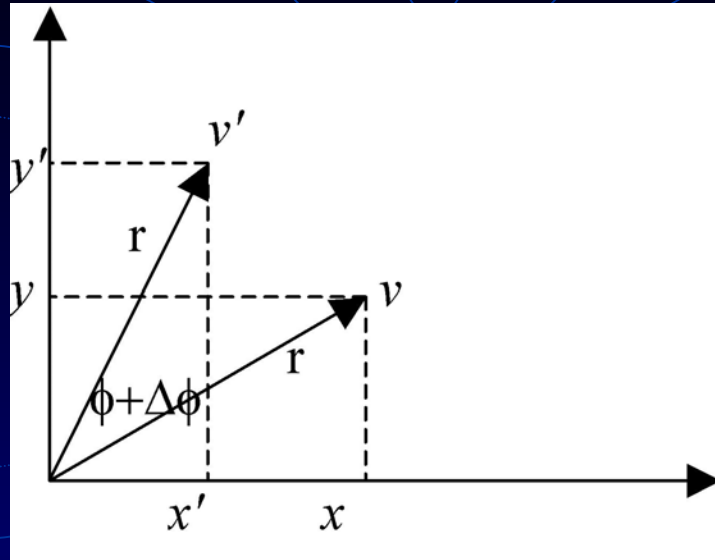
การปรับเฟสในสายอากาศ



CORDIC Algorithm

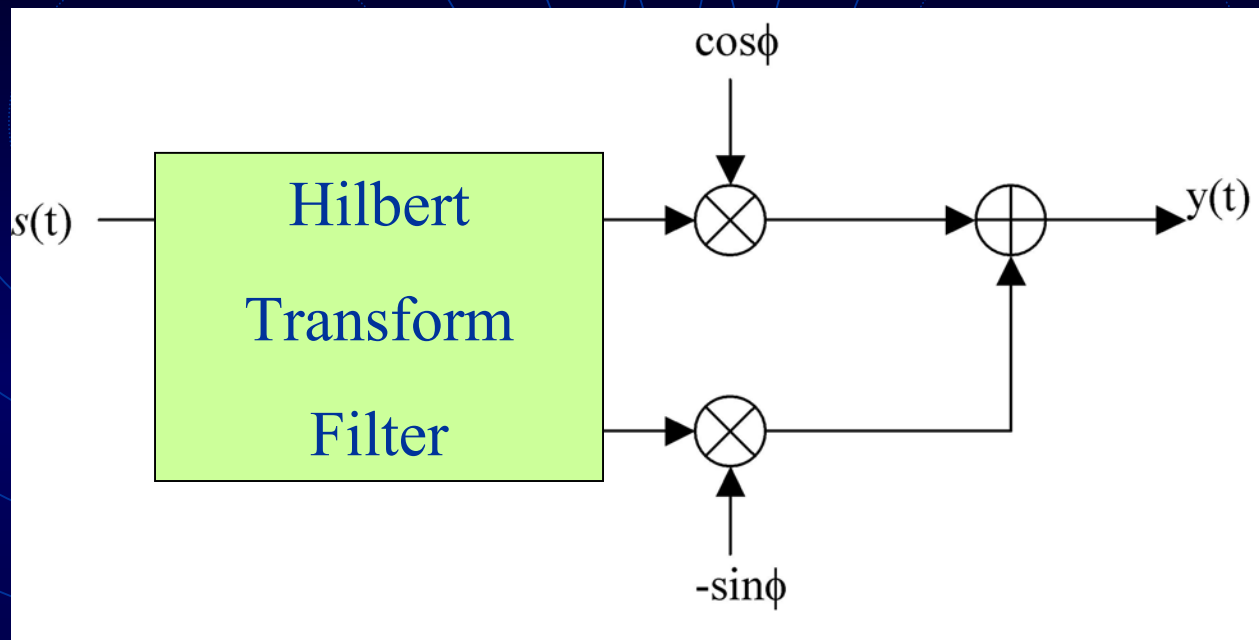
- CORDIC ย่อมาจาก COordinate Rotation Digital Computer
- การประยุกต์ใช้งาน
 - Vector rotation
 - Rectangular \leftrightarrow polar
 - Trigonometry
 - Square root
 - Hyperbolic, Logarithm, Exponential
 - Fourier Transform (FFT, DCT)
 - Singular Value Decomposition

CORDIC Algorithm



$$\begin{aligned}x' &= r\cos(\phi + \Delta\phi) \\ &= r[\cos(\phi)\cos(\Delta\phi) - \sin(\phi)\sin(\Delta\phi)] \\ &= x\cos(\Delta\phi) - y\sin(\Delta\phi) \\ &= \cos(\Delta\phi)(x - y\tan(\Delta\phi)) \\ y' &= \cos(\Delta\phi)(y + x\tan(\Delta\phi))\end{aligned}$$

การปรับเฟสโดยใช้ CORDIC



การปรับเฟสโดยใช้ CORDIC

IF narrowband Signal

$$\begin{aligned}y(t) &= s(t)\cos\phi - s(t-T_s)\sin\phi \\ &= a(t)\cos(\omega_c t + \theta(t))\cos\phi - a(t-T_s)\cos(\omega_c(t-\pi/2) + \theta(t-T_s))\sin\phi \\ &= a(t)\cos(\omega_c t + \theta(t) + \phi)\end{aligned}$$

ผลของ Timing Jitter ต่อการปรับเฟสแบบ CORDIC

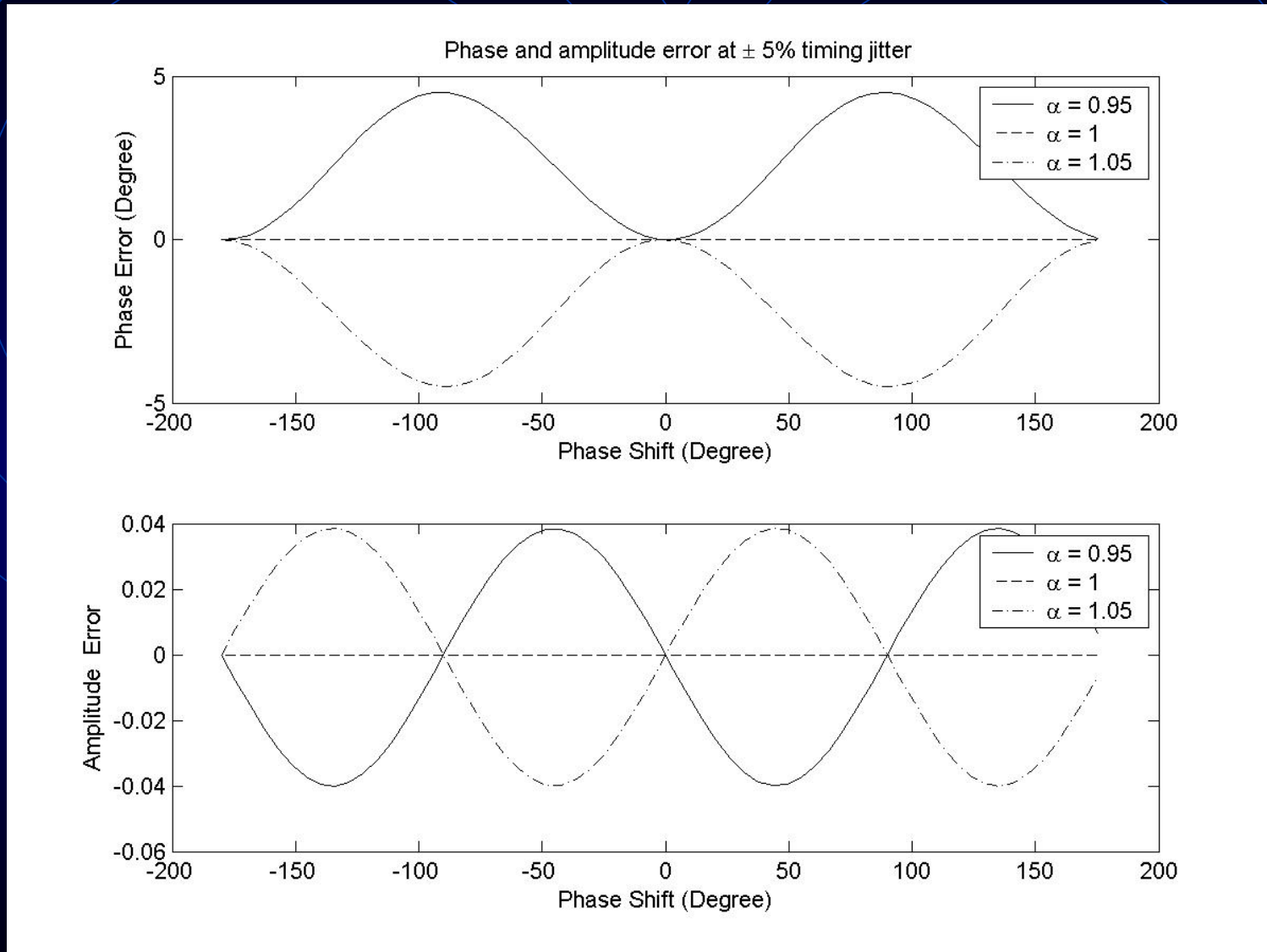
$$\begin{aligned}y(t) &= a(t) \{ \cos(\omega_c t + \theta(t)) \cos \phi - \cos(\omega_c (t - aT_c/4) + \theta(t)) \sin \phi \} \\ &= a(t) \cos(\omega_c t + \theta(t) + \varphi(a, \phi))\end{aligned}$$

$$\begin{aligned}\varphi(a, \phi) &= \tan^{-1} \{ \sin(\varphi(a, \phi)) / \cos(\varphi(a, \phi)) \} \\ \sqrt{(x')^2 + (y')^2} &= \sqrt{(\cos^2(\varphi(a, \phi)) + \sin^2(\varphi(a, \phi)))}\end{aligned}$$

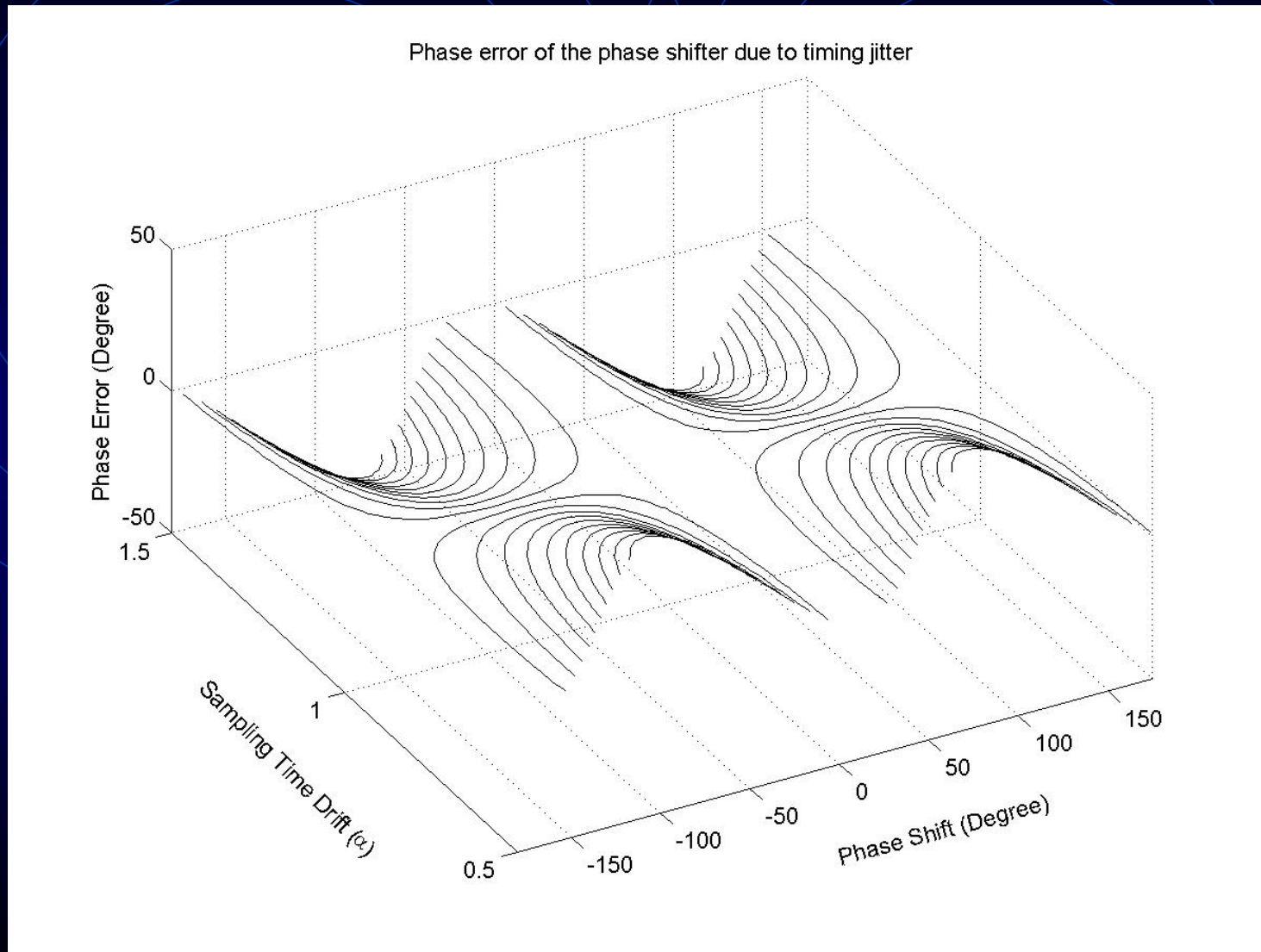
โดยที่

$$\begin{aligned}\cos(\varphi(a, \phi)) &= \cos \phi - \cos(a\pi/2) \sin \phi \\ \sin(\varphi(a, \phi)) &= \sin(a\pi/2) \sin \phi\end{aligned}$$

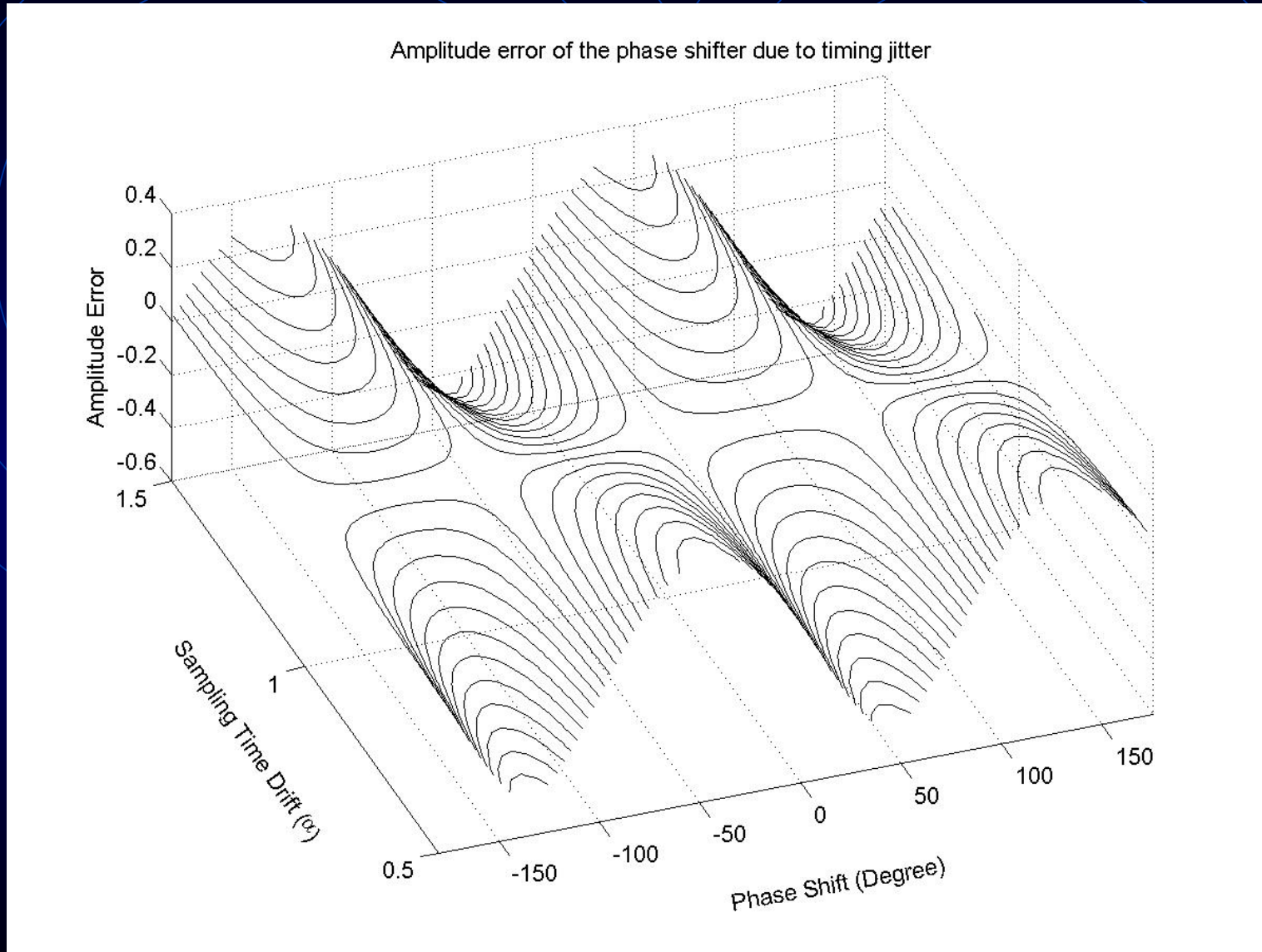
ผลของ Timing Jitter ต่อการปรับเฟสแบบ CORDIC



ผลของ Timing Jitter ต่อการปรับเฟสแบบ CORDIC



ผลของ Timing Jitter ต่อการปรับเฟสแบบ CORDIC



สรุป

- เสนอวงจรปรับเฟสโดยใช้ CORDIC
- ปรับเฟสแบบดิจิทัล ด้วย FPGA
- อาศัย Hilbert Transform Filter หรือ วงจร PLL เพื่อสร้าง Clock สำหรับเลื่อนสัญญาณไป 90 องศา
- ที่ Timing Jitter เท่ากับ $\pm 5\%$ ของความถี่ในการสุ่ม วงจรปรับเฟสที่เสนอจะมีค่าผิดพลาดประมาณ 4.5°