ฉบับแก้ไข

วงจรปรับเฟสของสัญญาณทางดิจิทัลแบบ CORDIC

ภาคภูมิ บุญญานันต์

ฝ่ายวิจัยและพัฒนาเทคโนโลยีโทรคมนาคม ศูนย์เทคโนโลยีอิเล็กทรอนิกส์และคอมพิวเตอร์แห่งชาติ

112 อุทยานวิทยาศาสตร์ประเทศไทย ถ. พหลโยธิน ต. ตลองหนึ่ง อ. คลองหลวง จ. ปทุมธานี 12120

โทรศัพท์ 0 2564 6900 ต่อ 2533 โทรสาร 0 2564 6769 E-mail: phakphoom@nectec.or.th

ABSTRACT - A digital phase shifter based on CORDIC algorithm is proposed in this paper. Compared to an analog phase shifter, the signal can be linearly shifted by digital technique. In addition, more accurate result can be obtained. The phase shifter is designed for shifting the phase of the carrier of the IF signal. Hence, there is no effect to the data. By sampling the input signal 4 times of the carrier frequency, the proposed phase shifter can be simply implemented both in FPGA and VLSI. However, its accuracy may be degraded due to timing jitter produced by a PLL as shown in the paper.

บทคัดย่อ - บทความฉบับนี้ได้เสนอวงจรการปรับเฟสของสัญญาณดิจิทัลแบบ CORDIC ซึ่งมีข้อดีคือสามารถปรับเฟสได้ถูกต้องแม่นยำกว่า การปรับเฟสในแบบอนาล็อก วงจรปรับเฟสที่นำเสนอเป็นการปรับเฟสที่ความถี่พาห์ จึงสามารถปรับเฟสได้โดยไม่มีผลต่อความถูกต้องของข้อมูล โดยการกำหนดให้ความถี่ที่ใช้สุ่มสัญญาณดิจิทัลมีค่าเป็น 4 เท่าของความถี่พาห์ทำให้นำไปออกแบบสร้างได้ง่ายทั้งใน VLSI และ FPGA อย่างไรก็ตามเนื่องจากต้องอาศัยวงจร PLL ในการสร้างสัญญาณสุ่ม จึงมีค่าผิดพลาดที่เกิดขึ้นได้เนื่องมาจาก Timing Jitter ซึ่งได้ทำการวิเคราะห์และได้แสดงไว้พร้อมกันนี้

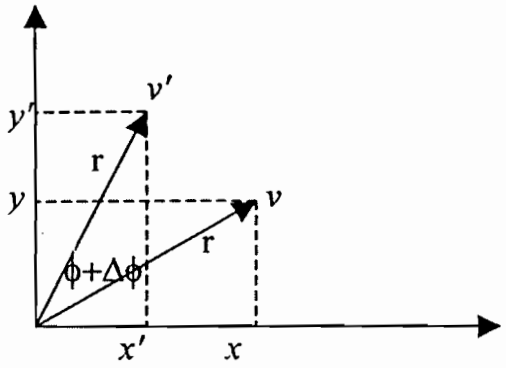
1. บทนำ

วงจรปรับเฟส เป็นส่วนสำคัญของสายอากาศแบบปรับทิศทางได้ (Smart Antenna) โดยจะทำหน้าที่ปรับเฟสของสัญญาณที่รับเข้ามาจากสายอากาศแต่ละต้นก่อนจะนำสัญญาณมารวมกัน เพื่อให้สามารถรับสัญญาณที่อยู่ในทิศทางที่คำนวณมาก่อนในข้างต้น ได้ชัดเจนขึ้น การปรับเฟสของสัญญาณสามารถทำได้ตั้งแต่สัญญาณ RF, IF ลงมาถึงสัญญาณที่เป็น Base band แต่ในบทความนี้จะเสนอการปรับเฟสของสัญญาณ IF เนื่องจากสามารถนำไปเชื่อมต่อกับระบบโทรคมนาคมอื่นได้ง่ายและหลากหลาย

การปรับเฟสของสัญญาณนั้นสามารถทำได้ทั้งในแบบอนาล็อกและดิจิทัล โดยการปรับเฟสแบบดิจิทัลนั้นมีข้อดีที่เราสามารถครอบคลุมเฟสที่ต้องการได้ถูกต้องและแม่นยำกว่าการปรับเฟสในแบบอนาล็อก ในบทความฉบับนี้จะได้เสนอการปรับเฟส โดยใช้ CORDIC อัลกอริทึม ดังจะได้กล่าวต่อไป

1.1 CORDIC อัลกอริทึม

CORDIC ย่อมาจาก COordinate Rotation Digital Computer เป็นอัลกอริทึมที่เสนอโดย Volder [1] ในปี ค.ศ. 1956 ซึ่งถูกใช้ในการคำนวณทางคณิตศาสตร์ เช่น การหมุน plane ของ vector, การแปลงกลับไปมาระหว่างระบบ Coordinate แบบ Cartesian (rectangular) และแบบ Polar, การคำนวณในตรีโกณมิติ, การถอดรากที่สอง ภายหลังในปี 1971 Walther [2] ได้ทำการพัฒนาอัลกอริทึมขึ้นเพื่อให้ง่ายในการคำนวณโดยมีเพียงการ Shift และ Add ของสัญญาณเท่านั้น และสามารถนำไปใช้ในการคำนวณที่เกี่ยวข้องกับ hyperbolic, logarithm, exponential function, การแปลงฟูเรียร์ (FFT, DCT) [3], การแตกเมตริก(Singular Value Decomposition) และการแก้สมการเชิงเส้น เพราะเหตุนี้ CORDIC จึงเป็นเครื่องมือที่สำคัญโดยเฉพาะอย่างยิ่งในด้านการประมวลผลสัญญาณดิจิทัล



รูปที่ 1.1 การหมุนของเวคเตอร์ v ไปยังเวคเตอร์ v'

ในเบื้องต้น CORDIC อัลกอริทึมถูกออกแบบมาเพื่อการหมุนเวคเตอร์ ดังแสดงในรูปที่ 1.1 เวคเตอร์ v ที่มีขนาด r และมุม ϕ ถูกหมุนมาเป็นเวคเตอร์ v' ที่มีขนาด r มุม $\phi+\Delta\phi$ โดยสามารถเขียนเป็นสมการได้ว่า

$$\begin{aligned} x' &= r\cos(\phi+\Delta\phi) \\ &= r\cos(\phi)\cos(\Delta\phi) - r\sin(\phi)\sin(\Delta\phi) \\ &= x\cos(\Delta\phi) - y\sin(\Delta\phi) \\ &= \cos(\Delta\phi)(x - y\tan(\Delta\phi)) \end{aligned} \quad (1)$$

$$\begin{aligned} y' &= r\sin(\phi+\Delta\phi) \\ &= r\sin(\phi)\cos(\Delta\phi) + r\cos(\phi)\sin(\Delta\phi) \\ &= y\cos(\Delta\phi) + x\sin(\Delta\phi) \\ &= \cos(\Delta\phi)(y + x\tan(\Delta\phi)) \end{aligned} \quad (2)$$

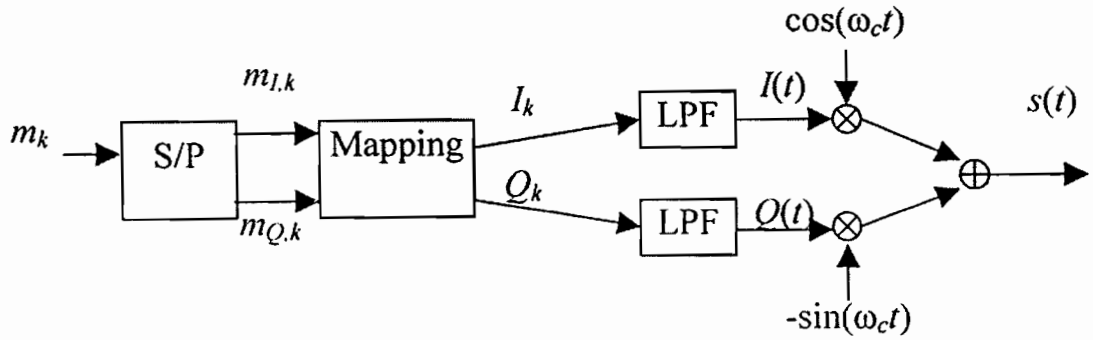
โดยที่ $x = r\cos(\phi)$ และ $y=r\sin(\phi)$ เป็นค่าในแนวแกน x และ y ของเวคเตอร์ v ส่วน x' และy' เป็นค่าในแนวแกน x และ y ของเวคเตอร์ v' เพื่อให้การคำนวณหาค่าง่ายขึ้น แทนที่จะหมุนเวคเตอร์ทีเดียวทั้งหมด $\Delta\phi$ เรเดียน เวคเตอร์ v' ถูกหมุนเป็นมุมเล็กๆ ครั้งละ $\Delta\phi_i$ เป็นจำนวน n ครั้ง นอกจากนี้ยังกำหนดให้ $\tan(\pm\Delta\phi_i) = \pm 2^{-i}$ โดยที่ $\Delta\phi_i < \pi/2$ และ $i = 0,\ldots, n-1$ เพื่อให้สามารถคำนวณและนำไปใช้ได้ง่ายๆ ดังนั้นจะได้ว่า

$$\begin{aligned} x_{i+1} &\approx K_i(x_i - d_i y_i 2^{-i}) \\ y_{i+1} &\approx K_i(y_i - d_i x_i 2^{-i}) \\ \Delta\phi &= \textstyle\sum_i d_i \tan^{-1}(2^{-i}) \\ d_i &\in \{-1,+1\} \end{aligned} \quad (3)$$

โดยค่าคงที่ $K_i = \cos(\tan^{-1}(2^{-i})) = 1/\sqrt{(1+2^{-2i})}$ หาก n มีค่ามากๆ เมื่อปรับเฟสจนครบ n ครั้งจะมีค่าคงที่รวม $K = \prod_i K_i = \prod_i 1/\sqrt{(1+2^{-2i})} \approx 0.6072$ โดยวิธีนี้ CORDIC อัลกอริทึมจึงถูกนำไปออกแบบเป็นวงจร VLSI [4] ได้ง่ายๆ นอกจากนี้ในปัจจุบันยังสามารถใช้ CORDIC อัลกอริทึมบน FPGA ได้อีกด้วย [5]

ในส่วนถัดไปจะได้กล่าวถึงผลของการปรับเฟสของสัญญาณ IF ด้วยวงจร CORDIC ที่ โดยทำการจำลองระบบสื่อสารแบบ Narrowband ที่ใช้มอดูเลชันแบบ $\pi/4$ DQPSK (Differential Quadrature Phase-Shift Keying) เป็นระบบตัวอย่าง

1.2 แบบจำลองของสัญญาณ $\pi/4$ DQPSK



รูปที่ 1.2 $\pi/4$ DQPSK Modulation

มอดูเลชันแบบ $\pi/4$ DQPSK (Differential Quadrature Phase-Shift Keying) ในรูปที่ 2 เป็นมอดูเลชันแบบหนึ่งที่นิยมใช้ในระบบสื่อสาร ข้อมูล m_k จะถูกนำมาเรียงสลับกันเป็นแถวคู่กับแถวคี่ $(m_{I,k}, m_{Q,k})$ โดยใช้วิธีแปลงสัญญาณจาก อนุกรมเป็นขนาน ข้อมูลจะถูกเข้ารหัสโดยทุก 2 บิต จะแทนมุมต่างเฟสที่จะเปลี่ยนไปจากมุมเดิม ซึ่งจะได้เป็นสัญญาณ I_k (In-phase) และ Q_k (Quadrature)

$$\begin{aligned} I_k &= \cos\theta_k &&= I_{k-1}\cos\alpha_k - Q_{k-1}\sin\alpha_k \\ Q_k &= \sin\theta_k &&= I_{k-1}\sin\alpha_k + Q_{k-1}\cos\alpha_k \end{aligned} \quad (4)$$

โดยที่ $\theta_k = \theta_{k-1} + \alpha_k$, θ_k และ θ_{k-1} เป็นเฟสของ symbol ที่ k และ $k-1$ ส่วน เป็นเฟสที่เปลี่ยนไปตามข้อมูล $m_{I,k}$ และ $m_{Q,k}$ สมการของ I_k และ Q_k ข้างบนนี้สามารถอธิบายอีกอย่างตามนัยของ CORDIC ได้ว่า เป็นการหมุนของเวคเตอร์ (I_{k-1}, Q_{k-1}) ด้วยมุมต่างเฟส α_k ไปยังตำแหน่งใหม่คือที่เวคเตอร์ (I_k, Q_k) นั่นเอง

หลังจากนั้น จะถูกกรองความถี่สูงทิ้งไปเพื่อให้สามารถส่งข้อมูลผ่านอากาศได้โดยไม่มีการลดทอนของสัญญาณมากนัก ก่อนที่จะถูกคูณด้วยคลื่นพาห์เพื่อให้ได้สัญญาณ RF ก่อนที่จะส่งผ่านสายอากาศออกไป

สัญญาณ RF สามารถเขียนแทนเป็นสมการทางคณิตศาสตร์ได้ว่า [6]

$$s(t) = I(t)\cos(\omega_c t) - Q(t)\sin(\omega_c t) = a(t)\cos(\omega_c t + \theta(t)) \quad (5)$$

โดยที่ $\theta(t) = \tan^{-1}(I(t)/Q(t))$ เป็นความต่างเฟสของสัญลักษณ์ของข้อมูลที่อยู่ติดกัน, $a(t) = \sqrt{(I(t)^2 + Q(t)^2)}$ คือขนาดของสัญญาณมอดูเลชันที่เวลา t

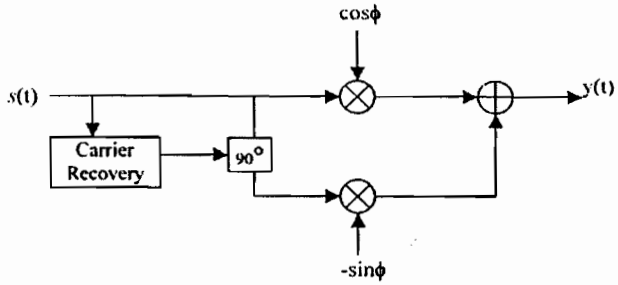
ความน่าจะเป็นในการเกิดความผิดพลาดในการรับส่งในระดับสัญลักษณ์ (Symbol Error Rate-SER) ของ $\pi/4$ DQPSK ผ่าน White Gaussian Channel ในทางทฤษฎีมีค่าเท่ากับ [7][8]

$$Pe = 1 - Q(a,b) + Q(b,a) \quad (6)$$

โดยที่ $Q(a, b)$ เป็น Marcum's Q-function และ $a, b = \sqrt{((2 \pm \sqrt{2})Eb/No)}$ โดยที่ Eb/No คืออัตราส่วนระหว่างพลังงานที่ส่งใน 1 บิตของข้อมูลต่อกำลังของสัญญาณรบกวนซึ่งค่าทางทฤษฎีนี้จะถูกใช้ในการเปรียบผลจากการจำลองการทำงานวงจรปรับเฟสต่อไป

2. การปรับเฟสของสัญญาณ

2.1 การปรับเฟสของสัญญาณด้วย CORDIC อัลกอริทึม



รูปที่ 2.1 วงจรปรับเฟสของสัญญาณด้วย CORDIC อัลกอริทึม

เราสามารถปรับเฟสของสัญญาณ IF ดิจิทัลได้โดยอาศัยหลักการของ CORDIC แสดงในรูป 2.1 เพื่อให้สามารถออกแบบสร้างได้ง่ายๆ สัญญาณ IF จะถูกสุ่มที่ความถี่เป็น 4 เท่าของความถี่คลื่นพาห์ ทั้งนี้ก็เพื่อให้สามารถปรับมุม 90° ของสัญญาณได้โดยอาศัย Shift Register เพียงตัวเดียว ดังนั้นจึงต้องอาศัยวงจร Phase Lock Loop (PLL) จากภายนอกในการสร้างสัญญาณสุ่ม ที่ความถี่เป็น 4 เท่าของความถี่ของคลื่นพาห์

สัญญาณขาออก $y(t)$ สามารถเขียนเป็นสมการได้ดังนี้

$$y(t) = s(t)\cos\phi - s(t - T_s)\sin\phi \quad (7)$$

โดยที่ T_s เป็นคาบของการสุ่ม ซึ่งเป็นหนึ่งในสี่ของคาบของความถี่พาห์ T_c, ถ้า $s(t)=a(t)\cos(\omega_c t + \theta(t))$ เป็นสัญญาณที่มีการมอดูเลชันแบบ $\pi/4$ DQPSK จะได้ว่า

$$y(t) = a(t)\cos(\omega_c t + \theta(t))\cos\phi - a(t - T_s)\cos(\omega_c(t - T_s) + \theta(t - T_s))\sin\phi \quad (8)$$

เนื่องจากเฟสของสัญญาณถูกปรับที่ความถี่พาห์ ซึ่งมีค่าสูงกว่า Symbol rate มาก เช่น ในระบบ PHS มีความถี่ IF อยู่ที่ 10.8 MHz ถ้าคิดความถี่ในการสุ่มเป็น 4 เท่า ก็จะได้ความถี่ในการสุ่มสัญญาณที่ 43.2 MHz ใน

ขณะที่ symbol rate อยู่ที่ 192 Symbol/s. คิดเป็น 225 เท่า ดังนั้นเราจึงสามารถประมาณได้ว่า $a(t) = a(t - T_s)$ และ $\theta(t) = \theta(t - T_s)$

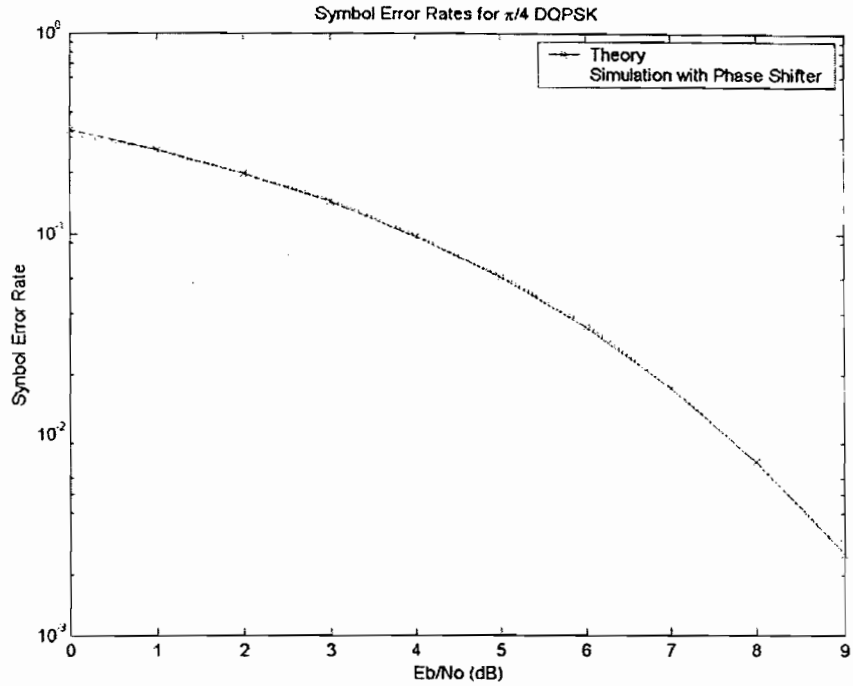
สัญญาณ $y(t)$ จึงสามารถเขียนได้เป็น

$$\begin{aligned} y(t) &= a(t)\{\cos(\omega_c t + \theta(t))\cos\phi - \cos(\omega_c(t - T_c/4) + \theta(t))\sin\phi\} \\ &= a(t)\{\cos(\omega_c t + \theta(t))\cos\phi - \cos(\omega_c t - \pi/2 + \theta(t))\sin\phi\} \\ &= a(t)\{\cos(\omega_c t + \theta(t))\cos\phi - \sin(\omega_c t + \theta(t))\sin\phi\} \\ &= a(t)\cos(\omega_c t + \theta(t) + \phi) \end{aligned} \quad (9)$$

นั่นคือ $y(t)$ เป็นสัญญาณ $x(t)$ ที่ถูกปรับมุมไป ϕ เรเดียน นอกจากวงจรในรูป 2.1 แล้วเรายังสามารถสร้างสัญญาณที่มีเฟสต่างกัน 90° ได้โดยใช้ Hilbert Transform Filter ซึ่งจะไม่ขอกล่าวในรายละเอียดในบทความนี้ ผู้สนใจสามารถศึกษาได้จาก [9]

2.2 ผลของวงจรปรับเฟสต่อ Symbol Error Rate (SER)

ดังที่ได้กล่าวมาแล้วข้างต้นว่า เฟสของสัญญาณถูกปรับที่ความถี่ IF ซึ่งสูงกว่า Symbol rate มาก ดังนั้นเราจึงคาดว่าวงจรปรับเฟสที่ใช้ไม่มีผลต่อ SER มากนัก รูปที่ 2.2 แสดง SER ที่ได้จากการจำลองระบบ ด้วยโปรแกรม Matlab ของระบบ $\pi/4$ DQPSK โมเดม เมื่อปรับเฟสไปที่มุม 0, $\pi/6$, $\pi/4$, $\pi/3$, $\pi/2$, $2\pi/3$, $3\pi/4$, $5\pi/6$ และ π จะเห็นได้ว่าค่าที่ได้ใกล้เคียงกับค่าที่คำนวณทางทฤษฎี และไม่เปลี่ยนแปลงตามการปรับเฟส



รูปที่ 2.2 แสดง SER ของ $\pi/4$ DQPSK โมเดม เมื่อปรับเฟสแบบ CORDIC

2.3 ผลของ Timing Jitter ต่อวงจรปรับเฟสแบบ CORDIC

เนื่องจากวงจรปรับเฟสที่เสนอนี้ขึ้นอยู่กับประสิทธิภาพของวงจร PLL ซึ่งใช้ในการสร้างสัญญาณสุ่มที่ความถี่เป็น 4 เท่าของความถี่พาห์พอดี ดังนั้นหากในกรณีมีความคลาดเคลื่อนเกิดขึ้นในวงจร PLL ย่อมทำให้เฟสที่ปรับคลาดเคลื่อนไปด้วย ดังจะได้กล่าวในส่วนนี้ต่อไป

สมมติให้ ความถี่สุ่มมีค่าคลาดเคลื่อนไป a เท่า นั่นคือ $T_c = aT_c/4$ สัญญาณที่ออกจากวงจรปรับเฟสจะเป็น

$$y(t) = a(t)\{\cos(\omega_c t + \theta(t))\cos\phi - \cos(\omega_c(t - aT_c/4) - \theta(t))\sin\phi\} \quad (10)$$

เพราะว่า

$$\begin{aligned}&\cos(\omega_c(t-T_s)+\theta(t))\\&\quad=\cos(\omega_c t-a\omega_c T_c/4+\theta(t))\\&\quad=\cos(\omega_c t+\theta(t))\cos(a\omega_c T_c/4)+\sin(\omega_c t+\theta(t))\sin(a\omega_c T_c/4)\\&\quad=\cos(\omega_c t+\theta(t))\cos(a\pi/2)+\sin(\omega_c t+\theta(t))\sin\sin(a\pi/2)\end{aligned}$$

จะได้ว่า

$$\begin{aligned}&y(t)\\&\quad=a(t)\{\cos(\omega_c t+\theta(t))\cos\phi-\cos(\omega_c t+\theta(t))\cos(a\pi/2)\sin\phi\\&\qquad-\sin(\omega_c t+\theta(t))\sin(a\pi/2)\sin\phi\}\\&\quad=a(t)\{\cos(\omega_c t+\theta(t))\cos(\varphi(a,\phi))\\&\qquad-\sin(\omega_c t+\theta(t))\sin(\varphi(a,\phi))\}\\&\quad=a(t)\cos(\omega_c t+\theta(t)+\varphi(a,\phi))\end{aligned}\qquad(11)$$

โดยที่

$$\begin{aligned}\cos(\varphi(a,\phi))&=\cos\phi-\cos(a\pi/2)\sin\phi\\\sin(\varphi(a,\phi))&=\sin(a\pi/2)\sin\phi\end{aligned}\qquad(12)$$

เพราะฉะนั้น มุมที่เปลี่ยนไปจึงมีค่าเป็น

$$\varphi(a,\phi)=\tan^{-1}\{\sin(\varphi(a,\phi))/\cos(\varphi(a,\phi))\}$$

สังเกตว่าเทอมในวงเล็บปีกกาข้างบน เป็นค่าในแกน x ที่เกิดจากการหมุนของเวคเตอร์

$$(x,y)=(\cos(\omega_c t+\theta(t)),\sin(\omega_c t+\theta(t)))\qquad(13)$$

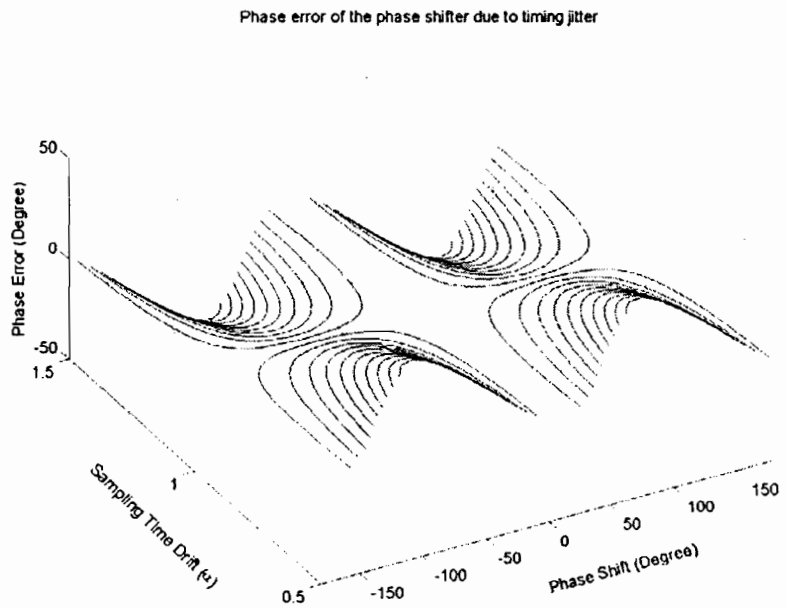
เป็นมุม $\varphi(a,\phi)$ ซึ่งจะได้ค่าใหม่ที่หมุนไปเป็น

$$\begin{aligned}x'&=\cos(\omega_c t+\theta(t))\cos(\varphi(a,\phi))-\sin(\omega_c t+\theta(t))\sin(\varphi(a,\phi))\\y'&=\sin(\omega_c t+\theta(t))\cos(\varphi(a,\phi))+\cos(\omega_c t+\theta(t))\sin(\varphi(a,\phi))\end{aligned}\qquad(14)$$

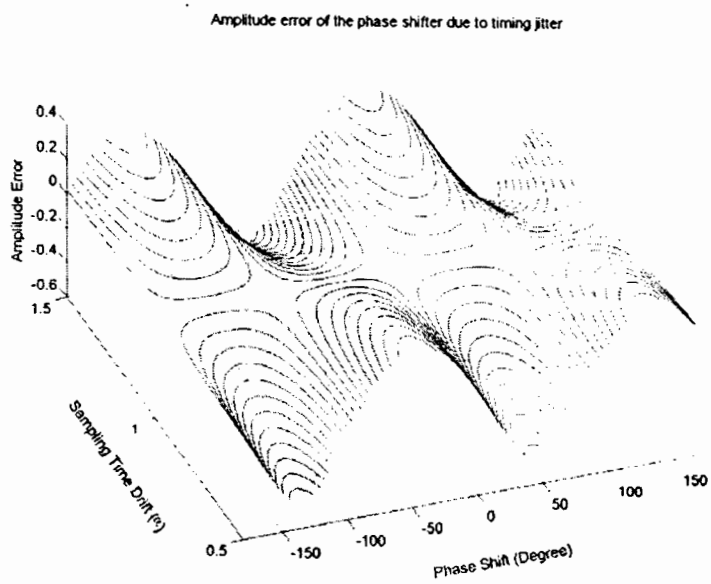
ขนาดของเวคเตอร์หลังจากที่มีการหมุนจึงมีค่าเป็น

$$\sqrt{(x'^2+y'^2)}=\sqrt{(\cos^2(\varphi(a,\phi))+\sin^2(\varphi(a,\phi)))}\qquad(15)$$

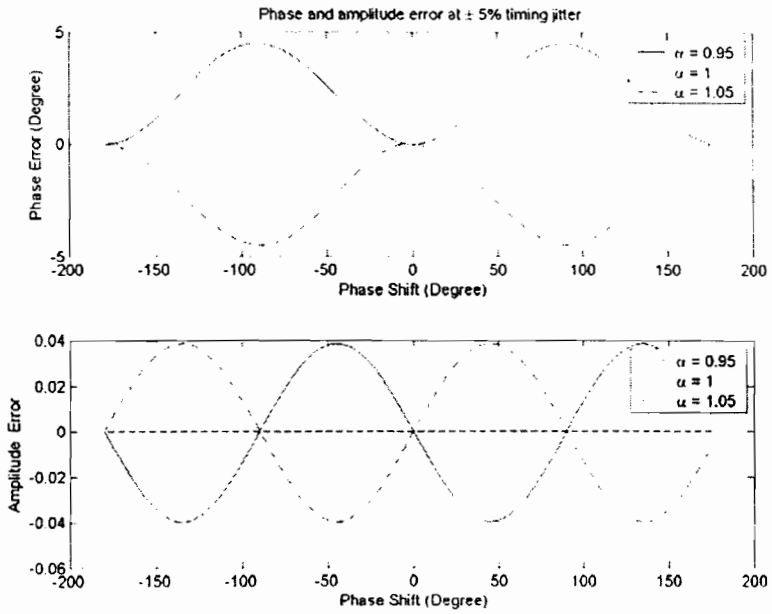
รูปที่ 2.3 และ 2.4 แสดงมุมและขนาดที่ผิดพลาดไปเนื่องจากผลของ Timing Jitter โดยให้ a = 0.5–1.5 ส่วนรูปที่ 2.5 แสดงมุมและขนาดที่ผิดพลาดไปเนื่องจากผลของ Timing Jitter ที่ a = 0.95 และ 1.05 ซึ่งคิดเป็น 10% ของความถี่ที่ใช้ในการสุ่ม ซึ่งพบว่ามุมที่ผิดพลาดมากที่สุดคือที่มุม 90° โดยมีค่าผิดพลาดประมาณ 4.5°



รูปที่ 2.3 แสดงมุมที่ผิดพลาดไปเนื่องจากผลของ Timing Jitter โดยที่ a = 0.5–1.5



รูปที่ 2.4 แสดงขนาดที่ผิดพลาดไปเนื่องจากผลของ Timing Jitter โดยที่ a = 0.5–1.5



รูปที่ 2.5 แสดงมุมและขนาดที่ผิดพลาดไปเนื่องจากผลของ Timing Jitter ที่ a = 0.95 และ 1.05

3. สรุป

บทความฉบับนี้ได้เสนอวงจรการปรับเฟสของสัญญาณดิจิทัลแบบ CORDIC ซึ่งมีข้อดีคือสามารถปรับเฟสได้ถูกต้องแม่นยำกว่า การปรับเฟสในแบบอนาล็อก ในเบื้องต้นจะต้องสร้างวงจรที่ปรับเฟสสัญญาณที่รับเข้ามาให้เป็น 90° เสียก่อน ซึ่งอาจทำได้โดยใช้ Hilbert Transform Filter หรือโดยการกำหนดให้ความถี่ที่ใช้สุ่มสัญญาณดิจิทัลมีค่าเป็น 4 เท่าของความถี่พาห์ทำให้นำไปออกแบบสร้างได้ง่ายทั้งใน VLSI และ FPGA นอกจากนี้การปรับเฟสที่ความถี่พาห์ (IF) ทำให้เราสามารถปรับเฟสได้โดยไม่มีผลต่อความถูกต้องของข้อมูล เมื่อได้สัญญาณ 2 สัญญาณที่มีเฟสต่างกัน 90° จึงทำการปรับเฟสโดยใช้ CORDIC Algorithm ต่อไปได้

อย่างไรก็ตามเนื่องจากต้องอาศัยวงจร PLL ในการสร้างสัญญาณสุ่ม จึงอาจมีค่าผิดพลาดที่เกิดขึ้นได้เนื่องมาจาก Timing Jitter ซึ่งได้ทำการวิเคราะห์และพบว่าที่ Timing Jitter เท่ากับ $\pm 5\%$ ของความถี่ในการสุ่ม วงจรปรับเฟสที่เสนอจะมีค่าผิดพลาดประมาณ 4.5° ดังนั้นหากต้องการวงจรปรับเฟสที่มีความถูกต้องแม่นยำ จะต้องมีวงจร PLL หรือวงจร Hilbert Transform Filter ที่ดีด้วย

เอกสารอ้างอิง

[1] Volder, J. E. (1959), The CORDIC trigonometric computing technique, *IRE Trans. Electron. Comput.*, vol. EC-8, no. 3, 330-334.

[2] Walther, J. S. (1971), A unified algorithm for elementary function, *The Spring Joint Comput. Conf.*, 379-385.

[3] Despain, A. M. (1974), Fourier transform computers using CORDIC iterations, *IEEE Trans. Compt.*, vol. 23, 993-1001.

[4] Dewilde, P., Deprettere, E. and Nouta, R. (1985), Parallel and pipelined VLSI implementation of signal processing algorithms, *VLSI and Modern Signal Processing*, S. Y. Kung, Ed., 257-276.

[5] www.xilinx.com/bvdocs/ipcenter/data_sheet/cordic.pdf (2004), Xilinx Intellectual Property: CORDIC V3.0, *DS349 Product Specification*.

[6] Rappaport, T. S. (2002) *Wireless Communication: Principles and Practice*, Pearson Education, India.

[7] Miller, L. E. and Lee, J. S. (1998), BER expressions of differentially detected □/4 DQPSK modulation, *IEEE Trans. Commun.*, vol. 46, 71-81.

[8] Proakis, J. G. (1995), *Digital Communications*, McGraw-Hill, NY.

[9] Mitra, S. K. (1998), *Digital Signal Processing: A Computer-Based Approach*, McGraw-Hill, NY.

ภาคภูมิ บุญญานันต์ สำเร็จการศึกษาวิศวกรรมศาสตร์บัณฑิต สาขาวิศวกรรมไฟฟ้า จากสถาบันเทคโนโลยีพระจอมเกล้าพระนครเหนือ ในปี 2535 วิทยาศาสตร์มหาบัณฑิต สาขาวิศวกรรมไฟฟ้า จาก University of Rochester ประเทศสหรัฐอเมริกาในปี 2539 และปรัชญาดุษฎีบัณฑิต สาขาวิศวกรรมไฟฟ้า จากสถาบันเทคโนโลยีนานาชาติสิรินธร มหาวิทยาลัยธรรมศาสตร์ ในปี 2545 ปัจจุบันทำงานที่ ศูนย์เทคโนโลยีอิเล็กทรอนิกส์และคอมพิวเตอร์แห่งชาติ มีความเชี่ยวชาญทางด้าน การประมวลผลสัญญาณดิจิทัล การออกแบบวงจรกรองความถี่แบบดิจิทัล การประมวลผลสัญญาณจากสายอากาศแบบอาเรย์ และการประมวลสัญญาณโทรคมนาคม