

การออกแบบวงจรรวมเชื่อมต่ออินเทอร์เน็ต

(Net-Enable Chip)

วงจรรวมเชื่อมต่ออินเทอร์เน็ต (Net-Enable Chip) คือ วงจรรวมสำหรับควบคุมการเชื่อมต่ออุปกรณ์และเครื่องใช้ไฟฟ้าเข้ากับเครือข่ายอินเทอร์เน็ต ทำให้ อุปกรณ์ไฟฟ้าและเครื่องจักรกลอุตสาหกรรม มีความสามารถในการรับส่งข้อมูลได้ด้วยตัวเองโดยไม่ต้องพึ่งการทำงานของเครื่องคอมพิวเตอร์

หลักการและเหตุผล

ในปัจจุบันเครือข่ายอินเทอร์เน็ตถูกนำมาใช้งานกันอย่างแพร่หลายในทุกประเทศ รวมทั้งแพร่ขยายตัวไปยังทุกภูมิภาคต่างๆ ในประเทศไทย เครือข่ายอินเทอร์เน็ตแต่เดิมนั้นถูกออกแบบมาเพื่อใช้ในการติดต่อสื่อสารข้อมูลระหว่างเครื่องคอมพิวเตอร์เป็นหลัก แต่ในปัจจุบันรูปแบบการใช้งานเครื่องคอมพิวเตอร์ได้เปลี่ยนแปลงไปตามเทคโนโลยี เครื่องคอมพิวเตอร์ได้ถูกเปลี่ยนรูป ย่อส่วนให้เล็กลง สะดวกต่อการพกพา ทำให้ผู้ใช้งานยังคงสามารถเข้าถึงข้อมูล ข่าวสารอิเล็กทรอนิกส์โดยไม่ต้องใช้เครื่องคอมพิวเตอร์ เช่น เครื่อง PDA (Personal Digital Assistance)

แนวความคิดการติดต่อสื่อสารข้อมูลนี้ได้ขยายไปถึงการทำให้ อุปกรณ์เครื่องใช้ไฟฟ้าและอิเล็กทรอนิกส์ต่างๆ เช่น เครื่องขายสินค้าอัตโนมัติ เครื่องจักรกลควบคุมการผลิตภายในโรงงาน sensor และอุปกรณ์ทางการแพทย์ ให้มีขีดความสามารถในการรับส่งข้อมูลระหว่างอุปกรณ์กับอุปกรณ์ และอุปกรณ์กับศูนย์ควบคุมระบบเครือข่าย

การพัฒนาวงจรรวมเชื่อมต่อกับเครือข่ายอินเทอร์เน็ตจึงเปรียบเสมือนการพัฒนาอุปกรณ์พื้นฐานที่สำคัญและเป็นจุดเริ่มต้นสำหรับการพัฒนาอุปกรณ์ เครื่องใช้ไฟฟ้าอินเทอร์เน็ต (Internet Appliance) อื่นๆ ต่อไปในอนาคต



ลักษณะทั่วไปของวงจรรวมเชื่อมต่ออินเทอร์เน็ต

- มีหน่วยความจำ SRAM 128 KB และ ROM 32 KB
- ความสามารถในการสื่อสารข้อมูลผ่านระบบเครือข่ายอินเทอร์เน็ต
- มีหน่วยความจำแบบ Non-Volatile เพื่อเก็บข้อมูลการทำงานและตัวแปรซึ่งสัมพันธ์กับการเชื่อมต่อเครือข่าย
- สามารถตรวจสอบ Baud Rate แบบอัตโนมัติ
- รวม Hardware และ Software Flow Control
- Internal Self-Test Procedures
- สนับสนุน Protocols ต่างๆ ดังนี้ ARP, IP, ICMP, TCP, UDP
- รองรับการเชื่อมต่อแบบ 10BaseT Ethernet LAN
- สนับสนุน Throughput 115 Kbps

