

กำหนดการอบรมเชิงปฏิบัติการ IC Design, Fabrication และ Packaging

โครงการพัฒนาบุคลากรสำหรับอุตสาหกรรมการออกแบบวงจรรวม

Human Resource Development for IC Design Industry

วันที่ 29 กรกฎาคม – 4 สิงหาคม 2560

ณ อุทยานวิทยาศาสตร์ประเทศไทย จังหวัดปทุมธานี

วันศุกร์ที่ 28 กรกฎาคม 2560

เวลา	บ้านวิทยาศาสตร์สิรินธร อุทยานวิทยาศาสตร์ประเทศไทย
13.00 – 17.00 น.	ลงทะเบียนเข้าที่พัก ณ โรงแรม DLUXX มหาวิทยาลัยธรรมศาสตร์ (รังสิต)

วันเสาร์ที่ 29 กรกฎาคม 2560

เวลา	Day-1: ห้อง Lecture 2 บ้านวิทยาศาสตร์สิรินธร
07.00 น.	รับประทานอาหารเช้า ณ บ้านวิทยาศาสตร์สิรินธร อุทยานวิทยาศาสตร์ประเทศไทย
08.00 – 08.30	ลงทะเบียน
08.30 – 08.50	กล่าวรายงานที่มา และภาพรวมของโครงการฯ โดย ดร. นิภาพรณ กลั่นเงิน
08.50 – 09.10	กล่าวเปิดงาน โดย ดร. อ้อมใจ ไทรเมฆ <i>*ถ่ายภาพหมู่ ผู้บริหาร VIPs (BOI, NIA, สวทช, SiC, IEEE, UTAC, NXP, Thai NJR, มหาวิทยาลัย ฯลฯ)</i>
09.10 – 10.10	<i>“Opportunity & Leapfrogging of Microelectronic Industry in Thailand 4.0”...ภาพรวมอุตสาหกรรมเซมิคอนดักเตอร์ในประเทศไทย และการพัฒนาของอุตสาหกรรม และ career path ของผู้ที่อยู่ในอุตสาหกรรม (IC-Design)</i> โดย คุณกานต์ โอภาสจรัสกิจ บริษัท ซิลิคอน คราฟท์ เทคโนโลยี จำกัด (SiC)
10.10 – 10.40	<i>“IC packaging for Industrial 4.0”</i> โดย คุณสมชัย นนทสิทธิ์ชัย บริษัท ยูแทคไทย จำกัด
10.40 – 10.55	พักรับประทานอาหารว่าง และเยี่ยมชมบูธ
10.55 – 12.30	แนะนำขั้นตอนการออกแบบวงจรรวมเชิงแอนะล็อกและการใช้งานโปรแกรมพื้นฐาน <ul style="list-style-type: none"> ● เทคโนโลยีวงจรรวมและลำดับขั้นตอนการออกแบบ ● กระบวนการผลิตแบบซีมอส กฎการออกแบบ และแบบจำลองอุปกรณ์ ● การใช้งานลินุกซ์เบื้องต้น และการเรียกใช้โปรแกรม

หมายเหตุ: *มีรถตู้บริการรับ-ส่ง ระหว่างที่พัก – บ้านวิทยาศาสตร์สิรินธร อุทยานวิทยาศาสตร์ประเทศไทย

เวลา	Day-1: ห้อง Lecture 2 บ้านวิทยาศาสตร์สิรินธร
12.30 – 13.30	พักรับประทานอาหารกลางวัน
13.30 – 15.15	<p>การวาดรูปวงจรและจำลองผลการทำงาน</p> <ul style="list-style-type: none"> ● การวาดรูปวงจรกลับตรรกะแบบซีมอส ● การจำลองผลการทำงานของวงจร ● การสร้างบล็อกตัวแทนและการจำลองผลการทำงาน <p>โดย ผศ. ดร.อมร จิรเสรีอมรกุล มหาวิทยาลัยเทคโนโลยีมหานคร</p>
15.15 – 15.30	พักรับประทานอาหารว่าง
15.30 – 17.30 2.00 ชม.	<p>การวาดแผนผังวงจรรวมและการตรวจสอบเบื้องต้น</p> <ul style="list-style-type: none"> ● การวาดแผนผังวงจรกลับตรรกะแบบซีมอส ● การตรวจสอบเชิงกายภาพ การตั้งคุณสมบัติทางไฟฟ้า การเปรียบเทียบแผนผังกับรูปวงจร ● การตั้งคุณสมบัติทางไฟฟ้าพร้อมอุปกรณ์แผง และการจำลองผลการทำงาน ● การออกแบบแผนผังวงจรด้วยเซลล์ตัวแปร <p>โดย ผศ. ดร.อมร จิรเสรีอมรกุล มหาวิทยาลัยเทคโนโลยีมหานคร</p>
17.30 -18.30	พักผ่อนตามอัธยาศัย
18.30 -21.00	<p>กิจกรรมช่วงเย็น</p> <ul style="list-style-type: none"> ● รับประทานอาหารเย็น ● แนะนำข้อปฏิบัติ และกิจกรรมต่างๆ ในการเข้าร่วมอบรมเชิงปฏิบัติการ โครงการพัฒนานักวิชาการสำหรับอุตสาหกรรมการออกแบบวงจรรวม โดย ● กิจกรรม ice-breaking ● กิจกรรม Role Play Part 1 โดย SIC

กำหนดการอบรมเชิงปฏิบัติการ IC Design, Fabrication และ Packaging

โครงการพัฒนาบุคลากรสำหรับอุตสาหกรรมการออกแบบวงจรรวม

Human Resource Development for IC Design Industry

วันที่ 29 กรกฎาคม – 4 สิงหาคม 2560

ณ อุทยานวิทยาศาสตร์ประเทศไทย จังหวัดปทุมธานี

วันอาทิตย์ที่ 30 กรกฎาคม 2560

เวลา	Day-2: ห้อง Lecture 2 บ้านวิทยาศาสตร์สิรินธร
07.00 น.	รับประทานอาหารเช้า ณ บ้านวิทยาศาสตร์สิรินธร อุทยานวิทยาศาสตร์ประเทศไทย
08.30 – 10.30	<p>รู้จักวงจรรอบแอมป์</p> <ul style="list-style-type: none"> ● ประโยชน์ของออปแอมป์ในวงจรอิเล็กทรอนิกส์ ● ความสำคัญของระบบป้องกันกับการใช้งานวงจรรอบแอมป์ <p>โดย ผศ. ดร.วรตกร วัฒนพานิช มหาวิทยาลัยเกษตรศาสตร์</p>
10.30 – 10.45	พักรับประทานอาหารว่าง
10.45 – 12.15	<p>รู้จักกับทรานซิสเตอร์แบบมอส</p> <ul style="list-style-type: none"> ● ทบทวนคุณสมบัติของทรานซิสเตอร์แบบมอส ● การจำลองคุณลักษณะของทรานซิสเตอร์แบบมอส <p>โดย ผศ. ดร.วรตกร วัฒนพานิช มหาวิทยาลัยเกษตรศาสตร์</p>
12.15 – 13.15	พักรับประทานอาหารกลางวัน
13.15 – 13.45	<p>“Analog IC Design: From Concepts to Circuits”</p> <p>โดย รศ.ดร.ภาณุมาศ คำสัตย์ มหาวิทยาลัยสงขลานครินทร์</p>
13.45 – 15.15	<p>วงจรรีเลย์ทรอนิกส์พื้นฐานสำหรับการออกแบบออปแอมป์</p> <ul style="list-style-type: none"> ● ทบทวนคุณลักษณะของวงจรรีเลย์ทรอนิกส์พื้นฐาน ได้แก่ วงจรสะท้อนกระแส และวงจรรขยายสัญญาณผลต่าง ● การออกแบบและจำลองผลคุณลักษณะของวงจรรีเลย์กระแสและวงจรรขยายสัญญาณผลต่าง <p>โดย ผศ. ดร.วรตกร วัฒนพานิช มหาวิทยาลัยเกษตรศาสตร์</p>
15.15 – 15.30	พักรับประทานอาหารว่าง
15.30 – 17.00	<p>การออกแบบวงจรรอบแอมป์เบื้องต้น</p> <ul style="list-style-type: none"> ● วงจรรอบแอมป์แบบ 2 สเตจ ● การตอบสนองทางความถี่ของวงจรรอบแอมป์แบบ 2 สเตจ <p>โดย ผศ. ดร.วรตกร วัฒนพานิช มหาวิทยาลัยเกษตรศาสตร์</p>
17.00 – 18.00	รับประทานอาหารเย็น
18.00 – 21.00	กิจกรรม Role Play Part 2 โดย SIC

กำหนดการอบรมเชิงปฏิบัติการ IC Design, Fabrication และ Packaging

โครงการพัฒนาบุคลากรสำหรับอุตสาหกรรมการออกแบบวงจรรวม

Human Resource Development for IC Design Industry

วันที่ 29 กรกฎาคม - 4 สิงหาคม 2560

ณ อุทยานวิทยาศาสตร์ประเทศไทย จังหวัดปทุมธานี

วันจันทร์ที่ 31 กรกฎาคม 2560

เวลา	Day-3: ห้อง Lecture 2 บ้านวิทยาศาสตร์สิรินธร
07.00 น.	รับประทานอาหารเช้า ณ บ้านวิทยาศาสตร์สิรินธร อุทยานวิทยาศาสตร์ประเทศไทย
08.30 - 10.30	<p>การออกแบบและชดเชยความถี่ของวงจรรออปแอมป์</p> <ul style="list-style-type: none"> ● การจำลองผลการทำงานของวงจรรออปแอมป์ ● การชดเชยความถี่ของวงจรรออปแอมป์ <p>โดย ผศ. ดร.วรตกร วัฒนพานิช มหาวิทยาลัยเกษตรศาสตร์</p>
10.30 - 10.45	พักรับประทานอาหารว่าง
10.45 - 12.15	<p>การชดเชยความถี่ของวงจรรออปแอมป์ (ต่อ)</p> <ul style="list-style-type: none"> ● เทคนิคการชดเชยความถี่ในออปแอมป์แบบต่างๆ ● การปรับแต่งคุณลักษณะของวงจรรออปแอมป์ <p>โดย ผศ. ดร.วรตกร วัฒนพานิช มหาวิทยาลัยเกษตรศาสตร์</p>
12.15 - 13.15	พักรับประทานอาหารกลางวัน
13.15 - 14.15	<p>"แนะนำโครงการจัดตั้งศูนย์ออกแบบวงจรรวมบริษัทไทยเอ็นเจอาร์จำกัด" Wanted! New Generation Young Designer</p> <p>โดย บริษัท ไทย เอ็น เจ อาร์ จำกัด</p>
14.15 - 15.30	<p>การออกแบบแผ่นผังวงจรรออปแอมป์</p> <ul style="list-style-type: none"> ● การวาดแผ่นผังวงจรร้อยแต่ละส่วน ● การประกอบแผ่นผังวงจรรออปแอมป์จากส่วนประกอบย่อยที่ออกแบบไว้ ● การจำลองสมรรถนะของแผ่นผังวงจรรออปแอมป์ <p>โดย ผศ. ดร.อมร จิรเสรีอมรกุล มหาวิทยาลัยเทคโนโลยีมหานคร</p>

เวลา	Day-3: ห้อง Lecture 2 บ้านวิทยาศาสตร์สิรินธร
15.30 – 15.45	พักรับประทานอาหารว่าง
15.45 – 17.00	<p>การออกแบบวงจรกรองสัญญาณไฟฟ้า</p> <ul style="list-style-type: none"> ● การออกแบบและจำลองสมรรถนะวงจรกรองสัญญาณไฟฟ้า ● การออกแบบแผนผังวงจรกรองสัญญาณไฟฟ้า <p>โดย ผศ. ดร.อมร จิรเสรีอมรกุล มหาวิทยาลัยเทคโนโลยีมหานคร</p>
17.00 – 18.00	รับประทานอาหารเย็น
19.00 – 21.00	<p>การประกวดออกแบบวงจรรวม</p> <ul style="list-style-type: none"> ● ชี้แจงข้อกำหนดและโจทย์ในการแข่งขัน ● แบ่งกลุ่ม วางแผนการทำงาน และดำเนินการออกแบบ <p>โดย ดร.สิทธิ์ ต้นตีสรินทร์ บริษัท ซิลิคอน คราฟท์ เทคโนโลยี จำกัด</p>

กำหนดการอบรมเชิงปฏิบัติการ IC Design, Fabrication และ Packaging

โครงการพัฒนาบุคลากรสำหรับอุตสาหกรรมการออกแบบวงจรรวม

Human Resource Development for IC Design Industry

วันที่ 29 กรกฎาคม – 4 สิงหาคม 2560

ณ อุทยานวิทยาศาสตร์ประเทศไทย จังหวัดปทุมธานี

วันอังคารที่ 1 สิงหาคม 2560

เวลา	Day-4: ห้อง Lecture 2 บ้านวิทยาศาสตร์สิรินธร
07.00 น.	รับประทานอาหารเช้า ณ บ้านวิทยาศาสตร์สิรินธร อุทยานวิทยาศาสตร์ประเทศไทย
08.00 – 09.00	“ความก้าวหน้าและโอกาสทางธุรกิจของผู้ประกอบการด้านเซมิคอนดักเตอร์ในประเทศไทย” โดย คุณอภิวัฒน์ ทองประเสริฐ บริษัท ซิลิคอน คราฟท์ เทคโนโลยี จำกัด
09.00 – 10.30	การประกวดออกแบบวงจรรวม <ul style="list-style-type: none"> ดำเนินการออกแบบและเตรียมการนำเสนอ
10.30 – 10.45	พักรับประทานอาหารว่าง
10.45 – 12.15	นำเสนอผลการออกแบบ <ul style="list-style-type: none"> นำเสนอผลการออกแบบและตอบข้อซักถาม ทีมละ 10 นาที โดย ทีมคณะกรรมการตัดสิน
12.15 – 13.15	พักรับประทานอาหารกลางวัน
13.15 – 15.15	นำเสนอผลการออกแบบ (ต่อ) <ul style="list-style-type: none"> นำเสนอผลการออกแบบและตอบข้อซักถาม ทีมละ 10 นาที โดย ทีมคณะกรรมการตัดสิน
15.15 – 15.30	พักรับประทานอาหารว่าง
15.30 – 16.30	อภิปรายการออกแบบวงจรรวมจากตัวอย่างของผู้เข้าแข่งขัน โดย ทีมคณะกรรมการตัดสิน
16.30 – 17.00	พิธีประกาศผลและมอบรางวัล
17.00 – 21.00	กิจกรรมสังสรรค์และรับประทานอาหารเย็น

กำหนดการอบรมเชิงปฏิบัติการ IC Design, Fabrication และ Packaging

โครงการพัฒนาบุคลากรสำหรับอุตสาหกรรมการออกแบบวงจรรวม

Human Resource Development for IC Design Industry

วันที่ 29 กรกฎาคม – 4 สิงหาคม 2560

ณ อุทยานวิทยาศาสตร์ประเทศไทย จังหวัดปทุมธานี

วันพุธที่ 2 สิงหาคม 2560

เวลา	Day-5: ห้อง CC-306 อาคารศูนย์ประชุม (ชั้น 3)
07.00 น.	รับประทานอาหารเช้า ณ บ้านวิทยาศาสตร์สิรินธร อุทยานวิทยาศาสตร์ประเทศไทย
08.30 – 10.30	<p>เทคโนโลยีการผลิตซีมอส</p> <ul style="list-style-type: none"> ● กระบวนการผลิตซีมอสขนาด 0.8 ไมครอน ● การจำลองกระบวนการผลิตซีมอส ● Process Control Module (PCM) <p>โดย คุณวิฑูรย์ แยมวงษ์ TMEC/NECTEC</p>
10.30 – 10.45	พักรับประทานอาหารว่าง
10.45 – 12.15	<p>การจำลองการทำงานของอุปกรณ์อิเล็กทรอนิกส์</p> <ul style="list-style-type: none"> ● การจำลองการทำงานของ MOSFET ● ปัจจัยจากกระบวนการผลิตที่ส่งผลต่อคุณสมบัติของ MOSFET <p>โดย คุณวิฑูรย์ แยมวงษ์ TMEC/NECTEC</p>
12.15 – 13.15	พักรับประทานอาหารกลางวัน
13.15 – 14.45	<p>Process Design Kit (PDK)</p> <ul style="list-style-type: none"> ● การพัฒนา PDK ● การจำลองอุปกรณ์: ตัวต้านทาน, ตัวเก็บประจุ, ไดโอด และทรานซิสเตอร์แบบมอส <p>โดย คุณชำนาญ ปัญญาใส/คุณอนุชา เรืองพานิช TMEC/NECTEC</p>
14.45 – 15.00	พักรับประทานอาหารว่าง
15.00 – 16.30	<p>Process Design Kit (PDK)</p> <ul style="list-style-type: none"> ● การหาตัวแปรแบบจำลอง ● กระบวนการวัด: อุปกรณ์แพสซีฟ, อุปกรณ์แอ็กทีฟ, กลุ่มอุปกรณ์ใช้สำหรับทดสอบ ● กระบวนการหาตัวแปรแบบจำลอง: Basic curve fitting , BSIM3v3 ● การเตรียมกฎการออกแบบ <p>โดย คุณอนุชา เรืองพานิช/คุณชำนาญ ปัญญาใส TMEC/NECTEC</p>
16.30 – 18.00	รับประทานอาหารเย็น

กำหนดการอบรมเชิงปฏิบัติการ IC Design, Fabrication และ Packaging

โครงการพัฒนาบุคลากรสำหรับอุตสาหกรรมการออกแบบวงจรรวม

Human Resource Development for IC Design Industry

วันที่ 29 กรกฎาคม – 4 สิงหาคม 2560

ณ อุทยานวิทยาศาสตร์ประเทศไทย จังหวัดปทุมธานี

วันพฤหัสบดีที่ 3 สิงหาคม 2560

เวลา	Day-6: Site Visit at TMEC
06.30 – 09.00	ออกเดินทางจากโรงแรม DLUXX ไป TMEC
09.00 – 10.30	บรรยายเรื่อง “เทคโนโลยีการผลิตอุปกรณ์เซมิคอนดักเตอร์” <ul style="list-style-type: none"> ● ห้องสะอาด ● การทำกระจกต้นแบบ ● กระบวนการผลิต: Cleaning, Doping, Thin film, Lithography, Etching โดย คุณเอกลักษณ์ เชาว์วิฆารัตน์ TMEC/NECTEC
10.30 – 10.45	พักรับประทานอาหารว่าง
10.45 – 12.15	บรรยายเรื่องเทคโนโลยีการผลิตอุปกรณ์เซมิคอนดักเตอร์ (ต่อ) <ul style="list-style-type: none"> ● กระบวนการผลิต: Cleaning, Doping, Thin film, Lithography, Etching โดย คุณเอกลักษณ์ เชาว์วิฆารัตน์ TMEC/NECTEC
12.15 – 13.15	พักรับประทานอาหารกลางวัน
13.15– 14.45	อบรมเชิงปฏิบัติการเรื่อง “เทคโนโลยีการผลิตอุปกรณ์เซมิคอนดักเตอร์” <ul style="list-style-type: none"> ● Thin Film & Doping ● Lithography ● Etching ● Measurement ● Products of CMOS Processes โดย ทีม TMEC/NECTEC
14.45 – 15.00	พักรับประทานอาหารว่าง

เวลา	Day-6: Site Visit at TMEC
15.00 – 16.00	<p>อบรมเชิงปฏิบัติการเรื่อง “เทคโนโลยีการผลิตอุปกรณ์เซมิคอนดักเตอร์” (ต่อ)</p> <ul style="list-style-type: none"> ● Thin Film & Doping ● Lithography ● Etching ● Measurement ● Products of CMOS process <p>โดย ทีม TMEC/NECTEC</p>
16.00 - 16.30	ถาม - ตอบ
17.30 – 19.00	รับประทานอาหารเย็น (นอกสถานที่)
19.00 น.	เดินทางกลับที่พัก

กำหนดการอบรมเชิงปฏิบัติการ IC Design, Fabrication และ Packaging

โครงการพัฒนาบุคลากรสำหรับอุตสาหกรรมการออกแบบวงจรรวม

Human Resource Development for IC Design Industry

วันที่ 29 กรกฎาคม – 4 สิงหาคม 2560

ณ อุทยานวิทยาศาสตร์ประเทศไทย จังหวัดปทุมธานี

วันศุกร์ที่ 4 สิงหาคม 2560

เวลา	Day-7: MPAC Site Visit
06.30 – 08.30	ออกเดินทางจากโรงแรม DLUXX ไป MPAC
08.30–08.50	กล่าวต้อนรับและแนะนำห้องปฏิบัติการการบรรจุภัณฑ์ไมโครอิเล็กทรอนิกส์ (MPAC) โดย รศ.ดร.สุรพันธ์ ยิ้มมั่น คณบดีคณะวิทยาศาสตร์ประยุกต์ MPAC
08.50-10.30	ความรู้พื้นฐานเกี่ยวกับการบรรจุภัณฑ์วงจรรวม <ul style="list-style-type: none"> ● การบรรจุภัณฑ์วงจรรวม โดย อาจารย์เฉลิมศักดิ์ สุमितไพบูลย์ MPAC
10.30-10.45	พักรับประทานอาหารว่าง
10.45-12.15	อบรมเชิงปฏิบัติการ เรื่อง การบรรจุภัณฑ์วงจรรวม (กลุ่มที่ 1 และ 2) Saw, Wire bonding, Molding, Laser marking, Singulation โดย ทีม. MPAC บรรยาย (กลุ่มที่ 3 และ 4) <ul style="list-style-type: none"> ● การออกแบบบรรจุภัณฑ์วงจรรวม ● ความน่าเชื่อถือของบรรจุภัณฑ์วงจรรวม โดย อาจารย์เฉลิมศักดิ์ สุमितไพบูลย์
12.15-13.15	พักรับประทานอาหารกลางวัน

เวลา	Day-7: MPAC Site Visit
13.15-14.45	<p>อบรมเชิงปฏิบัติการ เรื่อง การบรรจุภัณฑ์วงจรรวม (กลุ่มที่ 3 และ 4)</p> <ul style="list-style-type: none"> ● Saw, Wire bonding, Molding, Laser marking, Singulation <p>โดย ทีม MPAC</p> <p>บรรยาย (กลุ่มที่ 1 และ 2)</p> <ul style="list-style-type: none"> ● การออกแบบบรรจุภัณฑ์วงจรรวม ● ความน่าเชื่อถือของบรรจุภัณฑ์วงจรรวม <p>โดย อาจารย์เฉลิมศักดิ์ สมิตไพบูลย์</p>
14.45-15.00	พักรับประทานอาหารว่าง
15.00-15.30	มอบประกาศนียบัตร และปิดโครงการ
15.30 น.	เดินทางกลับโดยสวัสดิภาพ

หมายเหตุ: ขอสงวนสิทธิ์ในการเปลี่ยนแปลงกำหนดการ เนื้อหา วิทยากร และสถานที่ดูงาน ตามความเหมาะสมและความจำเป็น เพื่อประโยชน์สูงสุดของผู้เข้ารับการฝึกอบรม

ดำเนินการจัดอบรมโดย

สถาบันวิทยากร สวทช. (NSTDA Academy)

73/1 อาคารสำนักงานพัฒนาวิทยาศาสตร์และเทคโนโลยีแห่งชาติ (สวทช.)

ชั้น 6 ถนนพระรามที่ 6 แขวงทุ่งพญาไท เขตราชเทวี กรุงเทพฯ 10400

โทรศัพท์ 0 2644 8150 โทรสาร 0 2644 8110

<https://www.nstdaacademy.com>